

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-124572

(43)Date of publication of application : 25.04.2003

(51)Int.Cl.

H01S 5/323

H01L 33/00

H01S 5/02

H01S 5/22

(21)Application number : 2001-315703

(71)Applicant : SUMITOMO ELECTRIC IND LTD  
SONY CORP

(22)Date of filing : 12.10.2001

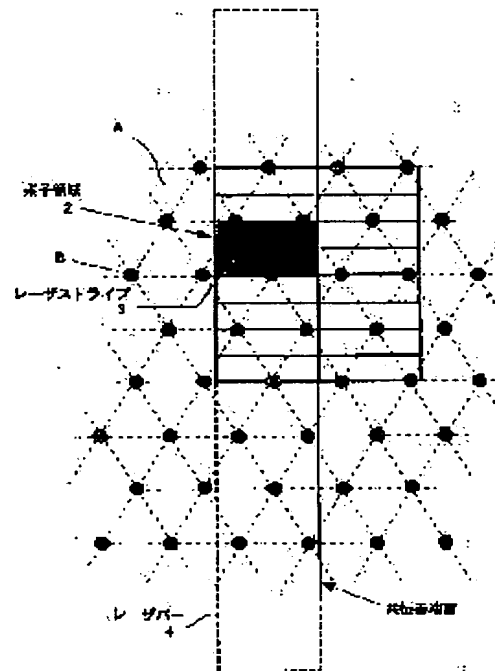
(72)Inventor : ASAZUMA YASUNORI  
TOMITANI SHIGETAKA  
TAMAMURA KOJI  
TOJO TAKESHI  
GOTO OSAMU  
MOTOKI KENSAKU

(54) METHOD FOR FABRICATING SEMICONDUCTOR LIGHT EMITTING ELEMENT, SEMICONDUCTOR LIGHT EMITTING ELEMENT, METHOD FOR FABRICATING SEMICONDUCTOR ELEMENT, SEMICONDUCTOR ELEMENT, METHOD FOR FABRICATING ELEMENT, AND ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To realize a highly reliable semiconductor light emitting element having good emission characteristics and a long lifetime, a highly reliable semiconductor element having good characteristics and a long lifetime.

SOLUTION: At the time of fabricating a semiconductor light emitting element or a semiconductor element by growing a nitride based III-V compound semiconductor layer for forming a light emitting element structure or an element structure on a nitride based III-V compound semiconductor substrate 1 where a plurality of second regions B having a second mean dislocation density higher than a first mean dislocation density are arranged regularly in a first region A of crystal having the first mean dislocation density, an element region 2 is defined on the nitride based III-V compound semiconductor substrate such that the second region B is not included substantially or the second region B is not included in the emission region 2 or the active region.



## LEGAL STATUS

[Date of request for examination]

04.10.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the  
examiner's decision of rejection or application  
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of

BEST AVAILABLE COPY

rejection]

[Date of requesting appeal against examiner's decision  
of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-124572

(P2003-124572A)

(43) 公開日 平成15年4月25日(2003.4.25)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード(参考)
H 0 1 S 5/323	6 1 0	H 0 1 S 5/323	6 1 0 5 F 0 4 1
H 0 1 L 33/00		H 0 1 L 33/00	C 5 F 0 7 3
H 0 1 S 5/02		H 0 1 S 5/02	
5/22	6 1 0	5/22	6 1 0

審査請求 未請求 請求項の数50 O L (全 67 頁)

(21) 出願番号 特願2001-315703(P2001-315703)

(22) 出願日 平成13年10月12日(2001.10.12)

(71) 出願人 000002130

住友電気工業株式会社

大阪府大阪市中央区北浜四丁目5番33号

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 朝妻 庸紀

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 100082762

弁理士 杉浦 正知

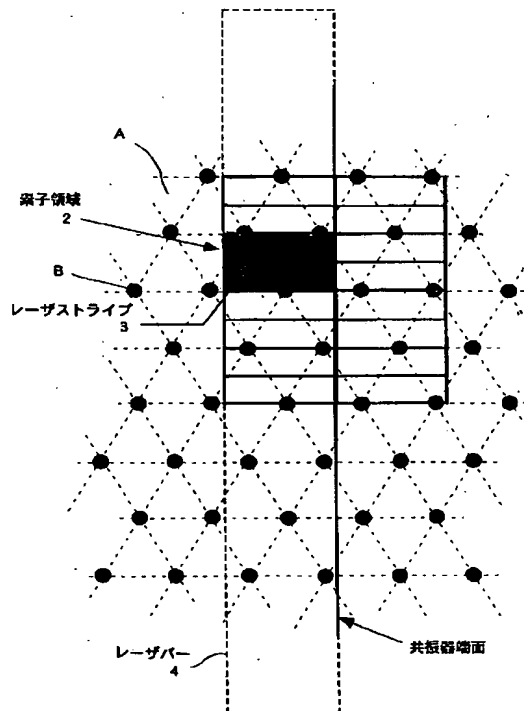
最終頁に続く

(54) 【発明の名称】 半導体発光素子の製造方法、半導体発光素子、半導体素子の製造方法、半導体素子、素子の製造方法および素子

(57) 【要約】

【課題】 発光特性などの特性が良好で信頼性も高く長寿命の半導体発光素子や特性が良好で信頼性も高く長寿命の半導体素子を実現する。

【解決手段】 第1の平均転位密度を有する結晶からなる第1の領域A中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域Bが規則的に配列している窒化物系ⅢⅠⅠ-V族化合物半導体基板1上に発光素子構造あるいは素子構造を形成する窒化物系ⅢⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子あるいは半導体素子を製造する際に、第2の領域Bが実質的に含まれないように窒化物系ⅢⅠⅠ-V族化合物半導体基板上に素子領域2を画定するか、発光領域2あるいは活性領域に第2の領域Bが実質的に含まれないようにする。



## 【特許請求の範囲】

【請求項 1】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が規則的に配列している窒化物系 III-V 族化合物半導体基板上に発光素子構造を形成する窒化物系 III-V 族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、上記第 2 の領域が実質的に含まれないように上記窒化物系 III-V 族化合物半導体基板上に素子領域を画定する

ようにしたことを特徴とする半導体発光素子の製造方法。

【請求項 2】 上記第 2 の領域が実質的に含まれないように上記素子領域の大きさおよび配置を決めるようにしたことを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 3】 上記複数の第 2 の領域は周期的に配列していることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 4】 上記複数の第 2 の領域は六方格子状に周期的に配列していることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 5】 上記複数の第 2 の領域は長方形格子状に周期的に配列していることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 6】 上記複数の第 2 の領域は正方格子状に周期的に配列していることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 7】 上記素子領域は長方形であることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 8】 上記素子領域の互いに対向する一対の辺は  $\langle 1-100 \rangle$  方向に平行であり、他の互いに対向する一対の辺は  $\langle 11-20 \rangle$  方向に平行であることを特徴とする請求項 7 記載の半導体発光素子の製造方法。

【請求項 9】 上記素子領域は正方形であることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 10】 互いに隣接する二つの上記第 2 の領域の間隔は  $20 \mu\text{m}$  以上であることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 11】 互いに隣接する二つの上記第 2 の領域の間隔は  $50 \mu\text{m}$  以上であることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 12】 互いに隣接する二つの上記第 2 の領域の間隔は  $100 \mu\text{m}$  以上であることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 13】 上記第 2 の領域の配列周期は  $20 \mu\text{m}$  以上であることを特徴とする請求項 3 記載の半導体発光素子の製造方法。

【請求項 14】 上記第 2 の領域の配列周期は  $50 \mu\text{m}$  以上であることを特徴とする請求項 3 記載の半導体発光

素子の製造方法。

【請求項 15】 上記第 2 の領域の配列周期は  $100 \mu\text{m}$  以上であることを特徴とする請求項 3 記載の半導体発光素子の製造方法。

【請求項 16】 上記第 2 の領域は上記窒化物系 III-V 族化合物半導体基板を貫通していることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 17】 上記第 2 の領域は不定多角柱状の形状を有することを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 18】 上記第 1 の領域と上記第 2 の領域との間に上記第 1 の平均転位密度より高く、かつ上記第 2 の平均転位密度より低い第 3 の平均転位密度を有する第 3 の領域が設けられていることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 19】 上記第 2 の領域および上記第 3 の領域が実質的に含まれないように上記素子領域を画定するようにしたことを特徴とする請求項 18 記載の半導体発光素子の製造方法。

【請求項 20】 上記第 2 の領域の直径は  $10 \mu\text{m}$  以上  $100 \mu\text{m}$  以下であることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 21】 上記第 2 の領域の直径は  $20 \mu\text{m}$  以上  $50 \mu\text{m}$  以下であることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 22】 上記第 3 の領域の直径は上記第 2 の領域の直径より  $20 \mu\text{m}$  以上  $200 \mu\text{m}$  以下大きいことを特徴とする請求項 18 記載の半導体発光素子の製造方法。

【請求項 23】 上記第 3 の領域の直径は上記第 2 の領域の直径より  $40 \mu\text{m}$  以上  $160 \mu\text{m}$  以下大きいことを特徴とする請求項 18 記載の半導体発光素子の製造方法。

【請求項 24】 上記第 3 の領域の直径は上記第 2 の領域の直径より  $60 \mu\text{m}$  以上  $140 \mu\text{m}$  以下大きいことを特徴とする請求項 18 記載の半導体発光素子の製造方法。

【請求項 25】 上記第 2 の領域の平均転位密度は上記第 1 の領域の平均転位密度の 5 倍以上であることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 26】 上記第 2 の領域の平均転位密度は  $1 \times 10^8 \text{ cm}^{-2}$  以上であることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 27】 上記第 1 の領域の平均転位密度は  $2 \times 10^6 \text{ cm}^{-2}$  以下、上記第 2 の領域の平均転位密度は  $1 \times 10^8 \text{ cm}^{-2}$  以上であることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 28】 上記第 1 の領域の平均転位密度は  $2 \times 10^6 \text{ cm}^{-2}$  以下、上記第 2 の領域の平均転位密度は  $1 \times 10^8 \text{ cm}^{-2}$  以上、上記第 3 の領域の平均転位密度は

$1 \times 10^8 \text{ cm}^{-2}$  より小さく、 $2 \times 10^6 \text{ cm}^{-2}$  より大きいことを特徴とする請求項 18 記載の半導体発光素子の製造方法。

【請求項 29】 上記半導体発光素子の発光領域が上記第 2 の領域から  $1 \mu\text{m}$  以上離れていることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 30】 上記半導体発光素子の発光領域が上記第 2 の領域から  $10 \mu\text{m}$  以上離れていることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 31】 上記半導体発光素子の発光領域が上記第 2 の領域から  $100 \mu\text{m}$  以上離れていることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 32】 上記半導体発光素子の発光領域が上記第 2 の領域および上記第 3 の領域を含まないことを特徴とする請求項 18 記載の半導体発光素子の製造方法。

【請求項 33】 上記半導体発光素子においてストライプ状電極を介して駆動電流が流される領域が上記第 2 の領域から  $1 \mu\text{m}$  以上離れていることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 34】 上記半導体発光素子においてストライプ状電極を介して駆動電流が流される領域が上記第 2 の領域から  $10 \mu\text{m}$  以上離れていることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 35】 上記半導体発光素子においてストライプ状電極を介して駆動電流が流される領域が上記第 2 の領域から  $100 \mu\text{m}$  以上離れていることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 36】 上記半導体発光素子においてストライプ状電極を介して駆動電流が流される領域が上記第 2 の領域および上記第 3 の領域を含まないことを特徴とする請求項 18 記載の半導体発光素子の製造方法。

【請求項 37】 上記素子領域の輪郭線は互いに隣接する少なくとも二つの上記第 2 の領域を結ぶ直線を含むことを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 38】 互いに隣接する少なくとも二つの上記第 2 の領域を結ぶ直線を含む輪郭線に沿って、上記窒化物系 III-V 族化合物半導体層が成長された上記窒化物系 III-V 族化合物半導体基板のスクライビングを行うことを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 39】 劈開により上記スクライビングを行うことを特徴とする請求項 38 記載の半導体発光素子の製造方法。

【請求項 40】 上記素子領域の輪郭線は上記第 2 の領域から  $1 \mu\text{m}$  以上離れていることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 41】 上記第 2 の領域から  $1 \mu\text{m}$  以上離れた輪郭線に沿って、上記窒化物系 III-V 族化合物半導体層が成長された上記窒化物系 III-V 族化合物半導

体基板のスクライビングを行うことを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 42】 劈開により上記スクライビングを行うことを特徴とする請求項 41 記載の半導体発光素子の製造方法。

【請求項 43】 上記窒化物系 III-V 族化合物半導体基板は  $\text{Al}_x \text{ByGa}_{1-x-y-z} \text{In}_z \text{As}_u \text{Ni}_{1-u-v} \text{P}_v$  (ただし、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ 、 $0 \leq u \leq 1$ 、 $0 \leq v \leq 1$ 、 $0 \leq x + y + z < 1$ 、 $0 \leq u + v < 1$ ) からなることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 44】 上記窒化物系 III-V 族化合物半導体基板は  $\text{Al}_x \text{ByGa}_{1-x-y-z} \text{In}_z \text{N}$  (ただし、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ 、 $0 \leq x + y + z < 1$ ) からなることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 45】 上記窒化物系 III-V 族化合物半導体基板は  $\text{Al}_x \text{Ga}_{1-x-z} \text{In}_z \text{N}$  (ただし、 $0 \leq x \leq 1$ 、 $0 \leq z \leq 1$ ) からなることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 46】 上記窒化物系 III-V 族化合物半導体基板は GaN からなることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 47】 上記半導体発光素子は半導体レーザーであることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 48】 上記半導体発光素子は発光ダイオードであることを特徴とする請求項 1 記載の半導体発光素子の製造方法。

【請求項 49】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が規則的に配列している窒化物系 III-V 族化合物半導体基板上に発光素子構造を形成する窒化物系 III-V 族化合物半導体層を成長させ、

互いに隣接する少なくとも二つの上記第 2 の領域を結ぶ直線を含む輪郭線に沿って、上記窒化物系 III-V 族化合物半導体層が成長された上記窒化物系 III-V 族化合物半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体発光素子。

【請求項 50】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が規則的に配列している窒化物系 III-V 族化合物半導体基板上に発光素子構造を形成する窒化物系 III-V 族化合物半導体層が成長された半導体発光素子であって、上記窒化物系 III-V 族化合物半導体基板の端面または角部に少なくとも一つの上記第 2 の領域が存在することを特徴とする半導体発光素子。

【請求項 51】 第 1 の平均欠陥密度を有する結晶から

なる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、上記第2の領域が実質的に含まれないように上記窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項52】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層を成長させ、互いに隣接する少なくとも二つの上記第2の領域を結ぶ直線を含む輪郭線に沿って、上記窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層が成長された上記窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体発光素子。

【請求項53】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層が成長された半導体発光素子であって、上記窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板の端面または角部に少なくとも一つの上記第2の領域が存在することを特徴とする半導体発光素子。

【請求項54】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、上記第2の領域が実質的に含まれないように素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項55】 上記第1の領域は単結晶であり、上記第2の領域は単結晶、多結晶もしくは非晶質またはこれらの二以上が混在したものであることを特徴とする請求項54記載の半導体発光素子の製造方法。

【請求項56】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層を成長させ、

互いに隣接する少なくとも二つの上記第2の領域を結ぶ直線を含む輪郭線に沿って、上記窒化物系ⅠⅠⅠ-Ⅴ族

化合物半導体層が成長された上記窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体発光素子。

【請求項57】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層が成長された半導体発光素子であって、上記窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板の端面または角部に少なくとも一つの上記第2の領域が存在することを特徴とする半導体発光素子。

【請求項58】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、上記第2の領域が実質的に含まれないように上記窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項59】 上記第2の領域が実質的に含まれないように上記素子領域の大きさおよび配置を決めるようにしたことを特徴とする請求項58記載の半導体素子の製造方法。

【請求項60】 上記複数の第2の領域は周期的に配列していることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項61】 上記複数の第2の領域は六方格子状に周期的に配列していることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項62】 上記複数の第2の領域は長方形格子状に周期的に配列していることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項63】 上記複数の第2の領域は正方格子状に周期的に配列していることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項64】 上記素子領域は長方形であることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項65】 上記素子領域の互いに対向する一対の辺は〈1-100〉方向に平行であり、他の互いに対向する一対の辺は〈11-20〉方向に平行であることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項66】 上記素子領域は正方形であることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項67】 互いに隣接する二つの上記第2の領域の間隔は20μm以上であることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項68】 互いに隣接する二つの上記第2の領域の間隔は100μm以上であることを特徴とする請求項

58記載の半導体素子の製造方法。

【請求項69】 上記第2の領域の配列周期は $20\mu\text{m}$ 以上であることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項70】 上記第2の領域の配列周期は $100\mu\text{m}$ 以上であることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項71】 上記第2の領域は上記窒化物系ⅡⅡⅠ-V族化合物半導体基板を貫通していることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項72】 上記第2の領域は不定多角柱状の形状を有することを特徴とする請求項58記載の半導体素子の製造方法。

【請求項73】 上記第1の領域と上記第2の領域との間に上記第1の平均転位密度より高く、かつ上記第2の平均転位密度より低い第3の平均転位密度を有する第3の領域が設けられていることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項74】 上記第2の領域および上記第3の領域が実質的に含まれないように上記素子領域を画定するようにしたことを特徴とする請求項73記載の半導体素子の製造方法。

【請求項75】 上記第2の領域の直径は $10\mu\text{m}$ 以上 $100\mu\text{m}$ 以下であることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項76】 上記第2の領域の直径は $20\mu\text{m}$ 以上 $50\mu\text{m}$ 以下であることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項77】 上記第3の領域の直径は上記第2の領域の直径より $20\mu\text{m}$ 以上 $200\mu\text{m}$ 以下大きいことを特徴とする請求項73記載の半導体素子の製造方法。

【請求項78】 上記第3の領域の直径は上記第2の領域の直径より $40\mu\text{m}$ 以上 $160\mu\text{m}$ 以下大きいことを特徴とする請求項73記載の半導体素子の製造方法。

【請求項79】 上記第3の領域の直径は上記第2の領域の直径より $60\mu\text{m}$ 以上 $140\mu\text{m}$ 以下大きいことを特徴とする請求項73記載の半導体素子の製造方法。

【請求項80】 上記第2の領域の平均転位密度は上記第1の領域の平均転位密度の5倍以上であることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項81】 上記第2の領域の平均転位密度は $1\times 10^8\text{ cm}^{-2}$ 以上であることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項82】 上記第1の領域の平均転位密度は $2\times 10^6\text{ cm}^{-2}$ 以下、上記第2の領域の平均転位密度は $1\times 10^8\text{ cm}^{-2}$ 以上であることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項83】 上記第1の領域の平均転位密度は $2\times 10^6\text{ cm}^{-2}$ 以下、上記第2の領域の平均転位密度は $1\times 10^8\text{ cm}^{-2}$ 以上、上記第3の領域の平均転位密度は

$1\times 10^8\text{ cm}^{-2}$ より小さく、 $2\times 10^6\text{ cm}^{-2}$ より大きいことを特徴とする請求項73記載の半導体素子の製造方法。

【請求項84】 上記半導体素子の活性領域が上記第2の領域から $1\mu\text{m}$ 以上離れていることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項85】 上記半導体素子の活性領域が上記第2の領域から $10\mu\text{m}$ 以上離れていることを特徴とする請求項58記載の半導体素子の製造方法。

10 【請求項86】 上記半導体素子の活性領域が上記第2の領域から $100\mu\text{m}$ 以上離れていることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項87】 上記半導体素子の活性領域が上記第2の領域および上記第3の領域を含まないことを特徴とする請求項73記載の半導体素子の製造方法。

【請求項88】 上記半導体素子においてストライプ状電極を介して駆動電流が流される領域が上記第2の領域から $1\mu\text{m}$ 以上離れていることを特徴とする請求項58記載の半導体素子の製造方法。

20 【請求項89】 上記半導体素子においてストライプ状電極を介して駆動電流が流される領域が上記第2の領域から $10\mu\text{m}$ 以上離れていることを特徴とする請求項58記載の半導体素子の製造方法。

【請求項90】 上記半導体素子においてストライプ状電極を介して駆動電流が流される領域が上記第2の領域から $100\mu\text{m}$ 以上離れていることを特徴とする請求項58記載の半導体素子の製造方法。

30 【請求項91】 上記半導体素子においてストライプ状電極を介して駆動電流が流される領域が上記第2の領域および上記第3の領域を含まないことを特徴とする請求項73記載の半導体素子の製造方法。

【請求項92】 上記素子領域の輪郭線は互いに隣接する少なくとも二つの上記第2の領域を結ぶ直線を含むことを特徴とする請求項58記載の半導体素子の製造方法。

40 【請求項93】 互いに隣接する少なくとも二つの上記第2の領域を結ぶ直線を含む輪郭線に沿って、上記窒化物系ⅡⅡⅠ-V族化合物半導体層が成長された上記窒化物系ⅡⅡⅠ-V族化合物半導体基板のスクライビングを行うことを特徴とする請求項58記載の半導体素子の製造方法。

【請求項94】 劈開により上記スクライビングを行うことを特徴とする請求項93記載の半導体素子の製造方法。

【請求項95】 上記素子領域の輪郭線は上記第2の領域から $1\mu\text{m}$ 以上離れていることを特徴とする請求項58記載の半導体素子の製造方法。

50 【請求項96】 上記第2の領域から $1\mu\text{m}$ 以上離れた輪郭線に沿って、上記窒化物系ⅡⅡⅠ-V族化合物半導体層が成長された上記窒化物系ⅡⅡⅠ-V族化合物半導

体基板のスクライビングを行うことを特徴とする請求項 58 記載の半導体素子の製造方法。

【請求項 97】 劈開により上記スクライビングを行うことを特徴とする請求項 96 記載の半導体素子の製造方法。

【請求項 98】 上記窒化物系 III-V 族化合物半導体基板は  $Al_x By Ga_{1-x-y-z} In_z As_u N_{1-u-v} P_v$  (ただし、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ 、 $0 \leq u \leq 1$ 、 $0 \leq v \leq 1$ 、 $0 \leq x + y + z < 1$ 、 $0 \leq u + v < 1$ ) からなることを特徴とする請求項 58 記載の半導体素子の製造方法。

【請求項 99】 上記窒化物系 III-V 族化合物半導体基板は  $Al_x By Ga_{1-x-y-z} In_z N$  (ただし、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ 、 $0 \leq x + y + z < 1$ ) からなることを特徴とする請求項 58 記載の半導体素子の製造方法。

【請求項 100】 上記窒化物系 III-V 族化合物半導体基板は  $Al_x Ga_{1-x-z} In_z N$  (ただし、 $0 \leq x \leq 1$ 、 $0 \leq z \leq 1$ ) からなることを特徴とする請求項 58 記載の半導体素子の製造方法。

【請求項 101】 上記窒化物系 III-V 族化合物半導体基板は GaN からなることを特徴とする請求項 58 記載の半導体素子の製造方法。

【請求項 102】 上記半導体素子は発光素子であることを特徴とする請求項 58 記載の半導体素子の製造方法。

【請求項 103】 上記半導体素子は受光素子であることを特徴とする請求項 58 記載の半導体素子の製造方法。

【請求項 104】 上記半導体素子は電子走行素子であることを特徴とする請求項 58 記載の半導体素子の製造方法。

【請求項 105】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が規則的に配列している窒化物系 III-V 族化合物半導体基板上に素子構造を形成する窒化物系 III-V 族化合物半導体層を成長させ、互いに隣接する少なくとも二つの上記第 2 の領域を結ぶ直線を含む輪郭線に沿って、上記窒化物系 III-V 族化合物半導体層が成長された上記窒化物系 III-V 族化合物半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体素子。

【請求項 106】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が規則的に配列している窒化物系 III-V 族化合物半導体基板上に素子構造を形成する窒化物系 III-V 族化合物半導体層が成長された半導体素子であって、上記窒化物系 III-V 族化合物半導体基板の端面また

は角部に少なくとも一つの上記第 2 の領域が存在することを特徴とする半導体素子。

【請求項 107】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する複数の第 2 の領域が規則的に配列している窒化物系 III-V 族化合物半導体基板上に素子構造を形成する窒化物系 III-V 族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、

上記第 2 の領域が実質的に含まれないように上記窒化物系 III-V 族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項 108】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する複数の第 2 の領域が規則的に配列している窒化物系 III-V 族化合物半導体基板上に素子構造を形成する窒化物系 III-V 族化合物半導体層を成長させ、

互いに隣接する少なくとも二つの上記第 2 の領域を結ぶ直線を含む輪郭線に沿って、上記窒化物系 III-V 族化合物半導体層が成長された上記窒化物系 III-V 族化合物半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体素子。

【請求項 109】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する複数の第 2 の領域が規則的に配列している窒化物系 III-V 族化合物半導体基板上に素子構造を形成する窒化物系 III-V 族化合物半導体層が成長された半導体素子であって、

上記窒化物系 III-V 族化合物半導体基板の端面または角部に少なくとも一つの上記第 2 の領域が存在することを特徴とする半導体素子。

【請求項 110】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い複数の第 2 の領域が規則的に配列している窒化物系 III-V 族化合物半導体基板上に素子構造を形成する窒化物系 III-V 族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、上記第 2 の領域が実質的に含まれないように素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項 111】 上記第 1 の領域は単結晶であり、上記第 2 の領域は単結晶、多結晶もしくは非晶質またはこれらの二以上が混在したものであることを特徴とする請求項 110 記載の半導体素子の製造方法。

【請求項 112】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い複数の第 2 の領域が規則的に配列している窒化物系 III-V 族化合物半導体基板上に素子構造を形成する窒化物系 III-V 族化合物半導体層を成長させ、



互いに隣接する少なくとも二つの上記第 2 の領域を結ぶ直線を含む輪郭線に沿って、上記窒化物系 III-V 族化合物半導体層が成長された上記窒化物系 III-V 族化合物半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体素子。

【請求項 113】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い複数の第 2 の領域が規則的に配列している窒化物系 III-V 族化合物半導体基板上に素子構造を形成する窒化物系 III-V 族化合物半導体層が成長された半導体素子であって、  
10 上記窒化物系 III-V 族化合物半導体基板の端面または角部に少なくとも一つの上記第 2 の領域が存在することを特徴とする半導体素子。

【請求項 114】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、  
20 上記第 2 の領域が実質的に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項 115】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させ、  
互いに隣接する少なくとも二つの上記第 2 の領域を結ぶ直線を含む輪郭線に沿って、上記半導体層が成長された  
30 上記半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体発光素子。

【請求項 116】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、  
上記半導体基板の端面または角部に少なくとも一つの上記第 2 の領域が存在することを特徴とする半導体発光素子。

【請求項 117】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する複数の第 2 の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、  
上記第 2 の領域が実質的に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項 118】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い

第 2 の平均欠陥密度を有する複数の第 2 の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させ、

互いに隣接する少なくとも二つの上記第 2 の領域を結ぶ直線を含む輪郭線に沿って、上記半導体層が成長された上記半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体発光素子。

【請求項 119】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する複数の第 2 の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、  
10 上記半導体基板の端面または角部に少なくとも一つの上記第 2 の領域が存在することを特徴とする半導体発光素子。

【請求項 120】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い複数の第 2 の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、  
20 上記第 2 の領域が実質的に含まれないように素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項 121】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い複数の第 2 の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させ、  
互いに隣接する少なくとも二つの上記第 2 の領域を結ぶ直線を含む輪郭線に沿って、上記半導体層が成長された  
30 上記半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体発光素子。

【請求項 122】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い複数の第 2 の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、  
上記半導体基板の端面または角部に少なくとも一つの上記第 2 の領域が存在することを特徴とする半導体発光素子。

【請求項 123】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、  
40 上記第 2 の領域が実質的に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項 124】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が規則的に

に配列している半導体基板上に素子構造を形成する半導体層を成長させ、

互いに隣接する少なくとも二つの上記第2の領域を結ぶ直線を含む輪郭線に沿って、上記半導体層が成長された上記半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体素子。

【請求項125】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、

上記半導体基板の端面または角部に少なくとも一つの上記第2の領域が存在することを特徴とする半導体素子。

【請求項126】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、

上記第2の領域が実質的に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項127】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させ、

互いに隣接する少なくとも二つの上記第2の領域を結ぶ直線を含む輪郭線に沿って、上記半導体層が成長された上記半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体素子。

【請求項128】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、

上記半導体基板の端面または角部に少なくとも一つの上記第2の領域が存在することを特徴とする半導体素子。

【請求項129】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、

上記第2の領域が実質的に含まれないように素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項130】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させ、

互いに隣接する少なくとも二つの上記第2の領域を結ぶ直線を含む輪郭線に沿って、上記半導体層が成長された上記半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体素子。

【請求項131】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、

上記半導体基板の端面または角部に少なくとも一つの上記第2の領域が存在することを特徴とする半導体素子。

【請求項132】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、

上記第2の領域が実質的に含まれないように上記基板上に素子領域を画定するようにしたことを特徴とする素子の製造方法。

【請求項133】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している基板上に素子構造を形成する層を成長させ、

互いに隣接する少なくとも二つの上記第2の領域を結ぶ直線を含む輪郭線に沿って、上記層が成長された上記基板のスクライビングを行うことにより製造されたことを特徴とする素子。

【請求項134】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している基板上に素子構造を形成する層が成長された素子であって、

上記基板の端面または角部に少なくとも一つの上記第2の領域が存在することを特徴とする素子。

【請求項135】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、

上記第2の領域が実質的に含まれないように上記基板上に素子領域を画定するようにしたことを特徴とする素子の製造方法。

【請求項136】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している基板上に素子構造を形成する層を成長させ、

互いに隣接する少なくとも二つの上記第2の領域を結ぶ

直線を含む輪郭線に沿って、上記層が成長された上記基板のスクライビングを行うことにより製造されたことを特徴とする素子。

【請求項 1 3 7】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する複数の第 2 の領域が規則的に配列している基板上に素子構造を形成する層が成長された素子であって、

上記基板の端面または角部に少なくとも一つの上記第 2 の領域が存在することを特徴とする素子。

【請求項 1 3 8】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い複数の第 2 の領域が規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、

上記第 2 の領域が実質的に含まれないように素子領域を画定するようにしたことを特徴とする素子の製造方法。

【請求項 1 3 9】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い複数の第 2 の領域が規則的に配列している基板上に素子構造を形成する層を成長させ、

互いに隣接する少なくとも二つの上記第 2 の領域を結ぶ直線を含む輪郭線に沿って、上記層が成長された上記基板のスクライビングを行うことにより製造されたことを特徴とする素子。

【請求項 1 4 0】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い複数の第 2 の領域が規則的に配列している基板上に素子構造を形成する層が成長された素子であって、

上記基板の端面または角部に少なくとも一つの上記第 2 の領域が存在することを特徴とする素子。

【請求項 1 4 1】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が規則的に配列している窒化物系 III-V 族化合物半導体基板上に発光素子構造を形成する窒化物系 III-V 族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、上記第 2 の領域が上記半導体発光素子の発光領域に含まれないように上記窒化物系 III-V 族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項 1 4 2】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が規則的に配列している窒化物系 III-V 族化合物半導体基板上に発光素子構造を形成する窒化物系 III-V 族化合物半導体層が成長された半導体発光素子であって、

上記窒化物系 III-V 族化合物半導体基板の内部、端面または角部に少なくとも一つの上記第 2 の領域が存在

し、かつ、上記第 2 の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項 1 4 3】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する複数の第 2 の領域が規則的に配列している窒化物系 III-V 族化合物半導体基板上に発光素子構造を形成する窒化物系 III-V 族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、上記第 2 の領域が上記半導体発光素子の発光領域に含まれないように上記窒化物系 III-V 族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項 1 4 4】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する複数の第 2 の領域が規則的に配列している窒化物系 III-V 族化合物半導体基板上に発光素子構造を形成する窒化物系 III-V 族化合物半導体層が成長された半導体発光素子であって、

上記窒化物系 III-V 族化合物半導体基板の内部、端面または角部に少なくとも一つの上記第 2 の領域が存在し、かつ、上記第 2 の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項 1 4 5】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い複数の第 2 の領域が規則的に配列している窒化物系 III-V 族化合物半導体基板上に発光素子構造を形成する窒化物系 III-V 族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、上記第 2 の領域が上記半導体発光素子の発光領域に含まれないように素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項 1 4 6】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い複数の第 2 の領域が規則的に配列している窒化物系 III-V 族化合物半導体基板上に発光素子構造を形成する窒化物系 III-V 族化合物半導体層が成長された半導体発光素子であって、上記窒化物系 III-V 族化合物半導体基板の内部、端面または角部に少なくとも一つの上記第 2 の領域が存在し、かつ、上記第 2 の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項 1 4 7】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が第 1 の方向に第 1 の間隔で規則的に配列し、上記第 1 の方向と直交する第 2 の方向に上記第 1 の間隔より小さい第 2 の間隔で規則的に配列している窒化物系 III-V 族化合物半導体基板上に発光素子構造を形成する窒化物系 III-V 族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方

法であって、

上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項148】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素子であって、

上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項149】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項150】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素子であって、

上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項151】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直

交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項152】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素子であって、

上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項153】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第1の間隔が50μm以上であり、上記第2の方向の上記第2の領域の列が1本以上含まれ、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項154】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素子であって、

上記第1の間隔が50μm以上であり、上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に上記第2の方向の上記第

2の領域の列が1本以上含まれ、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項155】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第1の間隔が50μm以上であり、上記第2の方向の上記第2の領域の列が1本以上含まれ、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項156】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素子であって、

上記第1の間隔が50μm以上であり、上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に上記第2の方向の上記第2の領域の列が1本以上含まれ、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子の製造方法。

【請求項157】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第1の間隔が50μm以上であり、上記第2の方向の上記第2の領域の列が1本以上含まれ、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項158】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方

向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素子であって、

上記第1の間隔が50μm以上であり、上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に上記第2の方向の上記第2の領域の列が1本以上含まれ、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項159】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第2の領域が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項160】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素子であって、

上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に上記第2の領域が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項161】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第2の領域が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項162】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い

第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素子であって、

上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に上記第2の領域が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項163】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第2の領域が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項164】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素子であって、

上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に上記第2の領域が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項165】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第2の領域の間隔が $50\mu\text{m}$ 以上であり、上記第2の領域が1本以上含まれ、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項166】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成

する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素子であって、

上記第2の領域の間隔が $50\mu\text{m}$ 以上であり、上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に上記第2の領域が1本以上含まれ、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項167】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第2の領域の間隔が $50\mu\text{m}$ 以上であり、上記第2の領域が1本以上含まれ、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項168】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素子であって、

上記第2の領域の間隔が $50\mu\text{m}$ 以上であり、上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に上記第2の領域が1本以上含まれ、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項169】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第2の領域の間隔が $50\mu\text{m}$ 以上であり、上記第2の領域が1本以上含まれ、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項170】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成す

る窒化物系ⅡⅡ-Ⅴ族化合物半導体層が成長された半導体発光素子であって、  
上記第2の領域の間隔が50μm以上であり、上記窒化物系ⅡⅡ-Ⅴ族化合物半導体基板上に上記第2の領域が1本以上含まれ、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項171】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している窒化物系ⅡⅡ-Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡ-Ⅴ族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、  
上記第2の領域が上記半導体素子の活性領域に含まれないように上記窒化物系ⅡⅡ-Ⅴ族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項172】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している窒化物系ⅡⅡ-Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡ-Ⅴ族化合物半導体層が成長された半導体素子であって、  
上記窒化物系ⅡⅡ-Ⅴ族化合物半導体基板の内部、端面または角部に少なくとも一つの上記第2の領域が存在し、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項173】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している窒化物系ⅡⅡ-Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡ-Ⅴ族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、  
上記第2の領域が上記半導体素子の活性領域に含まれないように上記窒化物系ⅡⅡ-Ⅴ族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項174】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している窒化物系ⅡⅡ-Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡ-Ⅴ族化合物半導体層が成長された半導体素子であって、  
上記窒化物系ⅡⅡ-Ⅴ族化合物半導体基板の内部、端面または角部に少なくとも一つの上記第2の領域が存在し、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項175】 結晶からなる第1の領域中にこの第

1の領域より結晶性が悪い複数の第2の領域が規則的に配列している窒化物系ⅡⅡ-Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡ-Ⅴ族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、

上記第2の領域が上記半導体素子の活性領域に含まれないように素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項176】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している窒化物系ⅡⅡ-Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡ-Ⅴ族化合物半導体層が成長された半導体素子であって、

上記窒化物系ⅡⅡ-Ⅴ族化合物半導体基板の内部、端面または角部に少なくとも一つの上記第2の領域が存在し、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項177】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅡⅡ-Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡ-Ⅴ族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、  
上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないように上記窒化物系ⅡⅡ-Ⅴ族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項178】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅡⅡ-Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡ-Ⅴ族化合物半導体層が成長された半導体素子であって、  
上記窒化物系ⅡⅡ-Ⅴ族化合物半導体基板上に上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項179】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅡⅡ-Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡ-



V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないように上記窒化物系ⅡⅡⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項180】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅡⅡⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡⅠ-V族化合物半導体層が成長された半導体素子であって、上記窒化物系ⅡⅡⅠ-V族化合物半導体基板に上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項181】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅡⅡⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないように上記窒化物系ⅡⅡⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項182】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅡⅡⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡⅠ-V族化合物半導体層が成長された半導体素子であって、上記窒化物系ⅡⅡⅠ-V族化合物半導体基板に上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項183】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅡⅡⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡⅠ-

V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、上記第1の間隔が50μm以上であり、上記第2の方向の上記第2の領域の列が1本以上含まれ、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないように上記窒化物系ⅡⅡⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項184】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅡⅡⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡⅠ-V族化合物半導体層が成長された半導体素子であって、上記第1の間隔が50μm以上であり、上記窒化物系ⅡⅡⅠ-V族化合物半導体基板に上記第2の方向の上記第2の領域の列が1本以上含まれ、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項185】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅡⅡⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、上記第1の間隔が50μm以上であり、上記第2の方向の上記第2の領域の列が1本以上含まれ、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないように上記窒化物系ⅡⅡⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項186】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅡⅡⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡⅠ-V族化合物半導体層が成長された半導体素子であって、上記第1の間隔が50μm以上であり、上記窒化物系ⅡⅡⅠ-V族化合物半導体基板に上記第2の方向の上記第2の領域の列が1本以上含まれ、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項187】 結晶からなる第1の領域中にこの第



1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、上記第1の間隔が50μm以上であり、上記第2の方向の上記第2の領域の列が1本以上含まれ、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないように上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項188】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体素子であって、上記第1の間隔が50μm以上であり、上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に上記第2の方向の上記第2の領域の列が1本以上含まれ、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項189】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、上記第2の領域が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないように上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項190】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体素子であって、

上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に上記第2の領域が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項191】 第1の平均欠陥密度を有する結晶か

らなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、

上記第2の領域が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないように上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項192】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体素子であって、

上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に上記第2の領域が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項193】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、

上記第2の領域が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないように上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項194】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体素子であって、

上記窒化物系ⅠⅠⅠ-V族化合物半導体基板上に上記第2の領域が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項195】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する

窒化物系ⅠⅠⅠ－Ⅴ族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、

上記第２の領域の間隔が $50\mu\text{m}$ 以上であり、上記第２の領域が１本以上含まれ、かつ、上記第２の領域が上記半導体素子の活性領域に含まれないように上記窒化物系ⅠⅠⅠ－Ⅴ族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項１９６】 第１の平均転位密度を有する結晶からなる第１の領域中に上記第１の平均転位密度より高い第２の平均転位密度を有する直線状に延在する複数の第２の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ－Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ－Ⅴ族化合物半導体層が成長された半導体素子であって、

上記第２の領域の間隔が $50\mu\text{m}$ 以上であり、上記窒化物系ⅠⅠⅠ－Ⅴ族化合物半導体基板上に上記第２の領域が１本以上含まれ、かつ、上記第２の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項１９７】 第１の平均欠陥密度を有する結晶からなる第１の領域中に上記第１の平均欠陥密度より高い第２の平均欠陥密度を有する直線状に延在する複数の第２の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ－Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ－Ⅴ族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、

上記第２の領域の間隔が $50\mu\text{m}$ 以上であり、上記第２の領域が１本以上含まれ、かつ、上記第２の領域が上記半導体素子の活性領域に含まれないように上記窒化物系ⅠⅠⅠ－Ⅴ族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項１９８】 第１の平均欠陥密度を有する結晶からなる第１の領域中に上記第１の平均欠陥密度より高い第２の平均欠陥密度を有する直線状に延在する複数の第２の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ－Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ－Ⅴ族化合物半導体層が成長された半導体素子であって、

上記第２の領域の間隔が $50\mu\text{m}$ 以上であり、上記窒化物系ⅠⅠⅠ－Ⅴ族化合物半導体基板上に上記第２の領域が１本以上含まれ、かつ、上記第２の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項１９９】 結晶からなる第１の領域中にこの第１の領域より結晶性が悪い直線状に延在する複数の第２の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ－Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ－Ⅴ族化合物半導体層を成長させることに

より半導体素子を製造するようにした半導体素子の製造方法であって、

上記第２の領域の間隔が $50\mu\text{m}$ 以上であり、上記第２の領域が１本以上含まれ、かつ、上記第２の領域が上記半導体素子の活性領域に含まれないように上記窒化物系ⅠⅠⅠ－Ⅴ族化合物半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項２００】 結晶からなる第１の領域中にこの第１の領域より結晶性が悪い直線状に延在する複数の第２の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ－Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ－Ⅴ族化合物半導体層が成長された半導体素子であって、

上記第２の領域の間隔が $50\mu\text{m}$ 以上であり、上記窒化物系ⅠⅠⅠ－Ⅴ族化合物半導体基板上に上記第２の領域が１本以上含まれ、かつ、上記第２の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項２０１】 第１の平均転位密度を有する結晶からなる第１の領域中に上記第１の平均転位密度より高い第２の平均転位密度を有する複数の第２の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、上記第２の領域が上記半導体発光素子の発光領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項２０２】 第１の平均転位密度を有する結晶からなる第１の領域中に上記第１の平均転位密度より高い第２の平均転位密度を有する複数の第２の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、上記半導体基板の内部、端面または角部に少なくとも一つの上記第２の領域が存在し、かつ、上記第２の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体発光素子。

【請求項２０３】 第１の平均欠陥密度を有する結晶からなる第１の領域中に上記第１の平均欠陥密度より高い第２の平均欠陥密度を有する複数の第２の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、上記第２の領域が上記半導体発光素子の発光領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項２０４】 第１の平均欠陥密度を有する結晶からなる第１の領域中に上記第１の平均欠陥密度より高い第２の平均欠陥密度を有する複数の第２の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、

上記半導体基板の内部、端面または角部に少なくとも一つの上記第2の領域が存在し、かつ、上記第2の領域が上記半導体素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項205】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、  
上記第2の領域が上記半導体発光素子の発光領域に含まれないように素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項206】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、  
上記半導体基板の内部、端面または角部に少なくとも一つの上記第2の領域が存在し、かつ、上記第2の領域が上記半導体素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項207】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、  
上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項208】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、

上記半導体基板上に上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項209】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と

直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項210】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、

上記半導体基板上に上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項211】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項212】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、

上記半導体基板上に上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項213】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と

直交する第 2 の方向に上記第 1 の間隔より小さい第 2 の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第 1 の間隔が  $50\mu\text{m}$  以上であり、上記第 2 の方向の上記第 2 の領域の列が 1 本以上含まれ、かつ、上記第 2 の領域が上記半導体発光素子の発光領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項 214】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が第 1 の方向に第 1 の間隔で規則的に配列し、上記第 1 の方向と直交する第 2 の方向に上記第 1 の間隔より小さい第 2 の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、

上記第 1 の間隔が  $50\mu\text{m}$  以上であり、上記半導体基板上に上記第 2 の方向の上記第 2 の領域の列が 1 本以上含まれ、かつ、上記第 2 の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項 215】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する複数の第 2 の領域が第 1 の方向に第 1 の間隔で規則的に配列し、上記第 1 の方向と直交する第 2 の方向に上記第 1 の間隔より小さい第 2 の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第 1 の間隔が  $50\mu\text{m}$  以上であり、上記第 2 の方向の上記第 2 の領域の列が 1 本以上含まれ、かつ、上記第 2 の領域が上記半導体発光素子の発光領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項 216】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する複数の第 2 の領域が第 1 の方向に第 1 の間隔で規則的に配列し、上記第 1 の方向と直交する第 2 の方向に上記第 1 の間隔より小さい第 2 の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、

上記第 1 の間隔が  $50\mu\text{m}$  以上であり、上記半導体基板上に上記第 2 の方向の上記第 2 の領域の列が 1 本以上含まれ、かつ、上記第 2 の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項 217】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い複数の第 2 の領域が第 1 の方

向に第 1 の間隔で規則的に配列し、上記第 1 の方向と直交する第 2 の方向に上記第 1 の間隔より小さい第 2 の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第 1 の間隔が  $50\mu\text{m}$  以上であり、上記第 2 の方向の上記第 2 の領域の列が 1 本以上含まれ、かつ、上記第 2 の領域が上記半導体発光素子の発光領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項 218】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い複数の第 2 の領域が第 1 の方向に第 1 の間隔で規則的に配列し、上記第 1 の方向と直交する第 2 の方向に上記第 1 の間隔より小さい第 2 の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、

上記第 1 の間隔が  $50\mu\text{m}$  以上であり、上記半導体基板上に上記第 2 の方向の上記第 2 の領域の列が 1 本以上含まれ、かつ、上記第 2 の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項 219】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する直線状に延在する複数の第 2 の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第 2 の領域が実質的に 7 本以上含まれず、かつ、上記第 2 の領域が上記半導体発光素子の発光領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項 220】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する直線状に延在する複数の第 2 の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、

上記半導体基板上に上記第 2 の領域が実質的に 7 本以上含まれず、かつ、上記第 2 の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項 221】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する直線状に延在する複数の第 2 の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第2の領域が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項222】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、  
上記半導体基板上に上記第2の領域が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項223】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第2の領域が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項224】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、

上記半導体基板上に上記第2の領域が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項225】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第2の領域の間隔が $50\mu\text{m}$ 以上であり、上記第2の領域が1本以上含まれ、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項226】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半

導体発光素子であって、

上記第2の領域の間隔が $50\mu\text{m}$ 以上であり、上記半導体基板上に上記第2の領域が1本以上含まれ、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項227】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第2の領域の間隔が $50\mu\text{m}$ 以上であり、上記第2の領域が1本以上含まれ、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項228】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、

上記第2の領域の間隔が $50\mu\text{m}$ 以上であり、上記半導体基板上に上記第2の領域が1本以上含まれ、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項229】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、

上記第2の領域の間隔が $50\mu\text{m}$ 以上であり、上記第2の領域が1本以上含まれ、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体発光素子の製造方法。

【請求項230】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、

上記第2の領域の間隔が $50\mu\text{m}$ 以上であり、上記半導体基板上に上記第2の領域が1本以上含まれ、かつ、上記第2の領域が上記半導体発光素子の発光領域に含まれないことを特徴とする半導体発光素子。

【請求項231】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的

に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、

上記第2の領域が上記半導体素子の活性領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項232】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、  
10 上記半導体基板の内部、端面または角部に少なくとも一つの上記第2の領域が存在し、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項233】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、  
20 上記第2の領域が上記半導体素子の活性領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項234】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、  
30 上記半導体基板の内部、端面または角部に少なくとも一つの上記第2の領域が存在し、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項235】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、  
40 上記第2の領域が上記半導体素子の活性領域に含まれないように素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項236】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、  
上記半導体基板の内部、端面または角部に少なくとも一つの上記第2の領域が存在し、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項237】 第1の平均転位密度を有する結晶か

らなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、  
上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項238】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、  
20 上記半導体基板上に上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項239】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、  
30 上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項240】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、  
40 上記半導体基板上に上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項241】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直

交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項242】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、上記半導体基板上に上記第2の方向の上記第2の領域の列が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項243】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、上記第1の間隔が $50\mu\text{m}$ 以上であり、上記第2の方向の上記第2の領域の列が1本以上含まれ、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項244】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、上記第1の間隔が $50\mu\text{m}$ 以上であり、上記半導体基板上に上記第2の方向の上記第2の領域の列が1本以上含まれ、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項245】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を

製造するようにした半導体素子の製造方法であって、上記第1の間隔が $50\mu\text{m}$ 以上であり、上記第2の方向の上記第2の領域の列が1本以上含まれ、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項246】 第1の平均欠陥密度を有する結晶からなる第1の領域中に上記第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、上記第1の間隔が $50\mu\text{m}$ 以上であり、上記半導体基板上に上記第2の方向の上記第2の領域の列が1本以上含まれ、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項247】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、上記第1の間隔が $50\mu\text{m}$ 以上であり、上記第2の方向の上記第2の領域の列が1本以上含まれ、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項248】 結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、上記第1の方向と直交する第2の方向に上記第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、上記第1の間隔が $50\mu\text{m}$ 以上であり、上記半導体基板上に上記第2の方向の上記第2の領域の列が1本以上含まれ、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項249】 第1の平均転位密度を有する結晶からなる第1の領域中に上記第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、上記第2の領域が実質的に7本以上含まれず、かつ、上記第2の領域が上記半導体素子の活性領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。



【請求項 250】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する直線状に延在する複数の第 2 の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、

上記半導体基板上に上記第 2 の領域が実質的に 7 本以上含まれず、かつ、上記第 2 の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項 251】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する直線状に延在する複数の第 2 の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、

上記第 2 の領域が実質的に 7 本以上含まれず、かつ、上記第 2 の領域が上記半導体素子の活性領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項 252】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する直線状に延在する複数の第 2 の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、

上記半導体基板上に上記第 2 の領域が実質的に 7 本以上含まれず、かつ、上記第 2 の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項 253】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い直線状に延在する複数の第 2 の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、

上記第 2 の領域が実質的に 7 本以上含まれず、かつ、上記第 2 の領域が上記半導体素子の活性領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項 254】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い直線状に延在する複数の第 2 の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、

上記半導体基板上に上記第 2 の領域が実質的に 7 本以上含まれず、かつ、上記第 2 の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項 255】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する直線状に延在する複数の第

2 の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、

上記第 2 の領域の間隔が  $50 \mu\text{m}$  以上であり、上記第 2 の領域が 1 本以上含まれ、かつ、上記第 2 の領域が上記半導体素子の活性領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

10 【請求項 256】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する直線状に延在する複数の第 2 の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、

上記第 2 の領域の間隔が  $50 \mu\text{m}$  以上であり、上記半導体基板上に上記第 2 の領域が 1 本以上含まれ、かつ、上記第 2 の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

20 【請求項 257】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する直線状に延在する複数の第 2 の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、

上記第 2 の領域の間隔が  $50 \mu\text{m}$  以上であり、上記第 2 の領域が 1 本以上含まれ、かつ、上記第 2 の領域が上記半導体素子の活性領域に含まれないように上記半導体基板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

30 【請求項 258】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する直線状に延在する複数の第 2 の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、

上記第 2 の領域の間隔が  $50 \mu\text{m}$  以上であり、上記半導体基板上に上記第 2 の領域が 1 本以上含まれ、かつ、上記第 2 の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

40 【請求項 259】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い直線状に延在する複数の第 2 の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、

上記第 2 の領域の間隔が  $50 \mu\text{m}$  以上であり、上記第 2 の領域が 1 本以上含まれ、かつ、上記第 2 の領域が上記半導体素子の活性領域に含まれないように上記半導体基



板上に素子領域を画定するようにしたことを特徴とする半導体素子の製造方法。

【請求項 2 6 0】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い直線状に延在する複数の第 2 の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、

上記第 2 の領域の間隔が  $50 \mu\text{m}$  以上であり、上記半導体基板上に上記第 2 の領域が 1 本以上含まれ、かつ、上記第 2 の領域が上記半導体素子の活性領域に含まれないことを特徴とする半導体素子。

【請求項 2 6 1】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、

上記第 2 の領域が上記素子の活性領域に含まれないように上記基板上に素子領域を画定するようにしたことを特徴とする素子の製造方法。

【請求項 2 6 2】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が規則的に配列している基板上に素子構造を形成する層が成長された素子であって、

上記基板の内部、端面または角部に少なくとも一つの上記第 2 の領域が存在し、かつ、上記第 2 の領域が上記素子の活性領域に含まれないことを特徴とする素子。

【請求項 2 6 3】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する複数の第 2 の領域が規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、

上記第 2 の領域が上記素子の活性領域に含まれないように上記基板上に素子領域を画定するようにしたことを特徴とする素子の製造方法。

【請求項 2 6 4】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する複数の第 2 の領域が規則的に配列している基板上に素子構造を形成する層が成長された素子であって、

上記基板の内部、端面または角部に少なくとも一つの上記第 2 の領域が存在し、かつ、上記第 2 の領域が上記素子の活性領域に含まれないことを特徴とする素子。

【請求項 2 6 5】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い複数の第 2 の領域が規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、

上記第 2 の領域が上記素子の活性領域に含まれないように素子領域を画定するようにしたことを特徴とする素子の製造方法。

【請求項 2 6 6】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い複数の第 2 の領域が規則的に配列している基板上に素子構造を形成する層が成長された素子であって、

上記基板の内部、端面または角部に少なくとも一つの上記第 2 の領域が存在し、かつ、上記第 2 の領域が上記素子の活性領域に含まれないことを特徴とする素子。

【請求項 2 6 7】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が第 1 の方向に第 1 の間隔で規則的に配列し、上記第 1 の方向と直交する第 2 の方向に上記第 1 の間隔より小さい第 2 の間隔で規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、

上記第 2 の方向の上記第 2 の領域の列が実質的に 7 本以上含まれず、かつ、上記第 2 の領域が上記素子の活性領域に含まれないように上記基板上に素子領域を画定するようにしたことを特徴とする素子の製造方法。

【請求項 2 6 8】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が第 1 の方向に第 1 の間隔で規則的に配列し、上記第 1 の方向と直交する第 2 の方向に上記第 1 の間隔より小さい第 2 の間隔で規則的に配列している基板上に素子構造を形成する層が成長された素子であって、

上記基板上に上記第 2 の方向の上記第 2 の領域の列が実質的に 7 本以上含まれず、かつ、上記第 2 の領域が上記素子の活性領域に含まれないことを特徴とする素子。

【請求項 2 6 9】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する複数の第 2 の領域が第 1 の方向に第 1 の間隔で規則的に配列し、上記第 1 の方向と直交する第 2 の方向に上記第 1 の間隔より小さい第 2 の間隔で規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、

上記第 2 の方向の上記第 2 の領域の列が実質的に 7 本以上含まれず、かつ、上記第 2 の領域が上記素子の活性領域に含まれないように上記基板上に素子領域を画定するようにしたことを特徴とする素子の製造方法。

【請求項 2 7 0】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する複数の第 2 の領域が第 1 の方向に第 1 の間隔で規則的に配列し、上記第 1 の方向と直交する第 2 の方向に上記第 1 の間隔より小さい第 2 の間隔で規則的に配列している基板上に素子構造を形成す

る層が成長された素子であって、  
上記基板に上記第 2 の方向の上記第 2 の領域の列が実質的に 7 本以上含まれず、かつ、上記第 2 の領域が上記素子の活性領域に含まれないことを特徴とする素子。

【請求項 271】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い複数の第 2 の領域が第 1 の方向に第 1 の間隔で規則的に配列し、上記第 1 の方向と直交する第 2 の方向に上記第 1 の間隔より小さい第 2 の間隔で規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、

上記第 2 の方向の上記第 2 の領域の列が実質的に 7 本以上含まれず、かつ、上記第 2 の領域が上記素子の活性領域に含まれないように上記基板上に素子領域を画定するようにしたことを特徴とする素子の製造方法。

【請求項 272】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い複数の第 2 の領域が第 1 の方向に第 1 の間隔で規則的に配列し、上記第 1 の方向と直交する第 2 の方向に上記第 1 の間隔より小さい第 2 の間隔で規則的に配列している基板上に素子構造を形成する層が成長された素子であって、

上記基板に上記第 2 の方向の上記第 2 の領域の列が実質的に 7 本以上含まれず、かつ、上記第 2 の領域が上記素子の活性領域に含まれないことを特徴とする素子。

【請求項 273】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が第 1 の方向に第 1 の間隔で規則的に配列し、上記第 1 の方向と直交する第 2 の方向に上記第 1 の間隔より小さい第 2 の間隔で規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、

上記第 1 の間隔が  $50\mu\text{m}$  以上であり、上記第 2 の方向の上記第 2 の領域の列が 1 本以上含まれ、かつ、上記第 2 の領域が上記素子の活性領域に含まれないように上記基板上に素子領域を画定するようにしたことを特徴とする素子の製造方法。

【請求項 274】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する複数の第 2 の領域が第 1 の方向に第 1 の間隔で規則的に配列し、上記第 1 の方向と直交する第 2 の方向に上記第 1 の間隔より小さい第 2 の間隔で規則的に配列している基板上に素子構造を形成する層が成長された素子であって、

上記第 1 の間隔が  $50\mu\text{m}$  以上であり、上記基板に上記第 2 の方向の上記第 2 の領域の列が 1 本以上含まれ、かつ、上記第 2 の領域が上記素子の活性領域に含まれないことを特徴とする素子。

【請求項 275】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い

第 2 の平均欠陥密度を有する複数の第 2 の領域が第 1 の方向に第 1 の間隔で規則的に配列し、上記第 1 の方向と直交する第 2 の方向に上記第 1 の間隔より小さい第 2 の間隔で規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、

上記第 1 の間隔が  $50\mu\text{m}$  以上であり、上記第 2 の方向の上記第 2 の領域の列が 1 本以上含まれ、かつ、上記第 2 の領域が上記素子の活性領域に含まれないように上記基板上に素子領域を画定するようにしたことを特徴とする素子の製造方法。

【請求項 276】 第 1 の平均欠陥密度を有する結晶からなる第 1 の領域中に上記第 1 の平均欠陥密度より高い第 2 の平均欠陥密度を有する複数の第 2 の領域が第 1 の方向に第 1 の間隔で規則的に配列し、上記第 1 の方向と直交する第 2 の方向に上記第 1 の間隔より小さい第 2 の間隔で規則的に配列している基板上に素子構造を形成する層が成長された素子であって、

上記第 1 の間隔が  $50\mu\text{m}$  以上であり、上記基板に上記第 2 の方向の上記第 2 の領域の列が 1 本以上含まれ、かつ、上記第 2 の領域が上記素子の活性領域に含まれないことを特徴とする素子。

【請求項 277】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い複数の第 2 の領域が第 1 の方向に第 1 の間隔で規則的に配列し、上記第 1 の方向と直交する第 2 の方向に上記第 1 の間隔より小さい第 2 の間隔で規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、

上記第 1 の間隔が  $50\mu\text{m}$  以上であり、上記第 2 の方向の上記第 2 の領域の列が 1 本以上含まれ、かつ、上記第 2 の領域が上記素子の活性領域に含まれないように上記基板上に素子領域を画定するようにしたことを特徴とする素子の製造方法。

【請求項 278】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い複数の第 2 の領域が第 1 の方向に第 1 の間隔で規則的に配列し、上記第 1 の方向と直交する第 2 の方向に上記第 1 の間隔より小さい第 2 の間隔で規則的に配列している基板上に素子構造を形成する層が成長された素子であって、

上記第 1 の間隔が  $50\mu\text{m}$  以上であり、上記基板に上記第 2 の方向の上記第 2 の領域の列が 1 本以上含まれ、かつ、上記第 2 の領域が上記素子の活性領域に含まれないことを特徴とする素子。

【請求項 279】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する直線状に延在する複数の第 2 の領域が互いに平行に規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、

【請求項 285】 第 1 の平均転位密度を有する結晶からなる第 1 の領域中に上記第 1 の平均転位密度より高い第 2 の平均転位密度を有する直線状に延在する複数の第 2 の領域が互いに平行に規則的に配列している基板上に

【請求項 290】 結晶からなる第 1 の領域中にこの第 1 の領域より結晶性が悪い直線状に延在する複数の第 2 の領域が互いに平行に規則的に配列している基板上に素子構造を形成する層が成長された素子であって、

上記第 2 の領域の間隔が  $50 \mu\text{m}$  以上であり、上記基板に上記第 2 の領域が 1 本以上含まれ、かつ、上記第 2 の領域が上記素子の活性領域に含まれないことを特徴とする素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、半導体発光素子の製造方法、半導体発光素子、半導体素子の製造方法、半導体素子、素子の製造方法および素子に関し、例えば、窒化物系 III-V 族化合物半導体を用いた半導体レーザや発光ダイオードあるいは電子走行素子の製造に適用して好適なものである。

【0002】

【従来の技術】従来、半導体素子を製造する際には、適切な基板上に所望の半導体層を成長させた後に加工を施す方法が広く用いられている。一般的に半導体層は、格子定数などの基板の情報に応じて非常に敏感に特性が変わってしまうため、最も望ましいのは、成長させる半導体層と同質の基板を採用して半導体層をエピタキシャル成長させる方法である。

【0003】したがって、半導体素子の基板は、素子に用いる半導体と同質の材料で形成され、なおかつ転位などの欠陥密度が低いものであることが要求される。なぜならば、基板の欠陥がそのままその上の半導体層にも伝播して、素子特性の低下につながるものがしばしば起こるからである。

【0004】ところで、GaN に代表される窒化物系 III-V 族化合物半導体は、バンドギャップが大きいいため、紫外から紫、さらには青や緑といった、他の半導体では得ることが困難な波長域の発光素子としての開発が進み、すでに発光ダイオード (LED) および半導体レーザ (LD) とともに実用化されている。

【0005】しかしながら、窒化物系 III-V 族化合物半導体ではバルク成長が難しく、半導体素子の基板として使えるような欠陥の少ない基板を得ることは困難であった。そのため、ほとんどの場合、サファイアや SiC などの窒化物系 III-V 族化合物半導体と同質でない基板上に窒化物系 III-V 族化合物半導体の結晶成長を行わなければならない、低温バッファ層の導入などの手法が必要となる。ところが、そのような手法を採用して成長を行うことにより得られる窒化物系 III-V 族化合物半導体ですら、その欠陥密度は非常に高くなってしまい、素子特性への影響が無視できないものとなる。

【0006】したがって、特性の良好な窒化物系 III-V 族化合物半導体素子を製造するための基板として、同質の基板、すなわち窒化物系 III-V 族化合物半導体からなり、かつ欠陥密度の低いものが望まれている。

【0007】これまで、欠陥密度の低い窒化物系 III-V 族化合物半導体基板の製造方法としては、特開 2 0 0 1 - 1 0 2 3 0 7 号公報において、気相成長の成長表

面が平面状態でなく、三次元的なファセット構造を持つようにし、ファセット構造を持ったまま、ファセット構造を埋め込まないで成長させることにより転位を低減するようにした単結晶 GaN 基板の製造方法が提案されている。

【0008】

【発明が解決しようとする課題】しかしながら、特開 2 0 0 1 - 1 0 2 3 0 7 号公報に開示された技術は、特に貫通転位を成長層のある領域に集中させることにより、他の領域の貫通転位を減少させるものであるため、得られた単結晶 GaN 基板には低欠陥密度の領域と高欠陥密度の領域とが混在しており、しかも高欠陥密度の領域が発生する位置は制御することができず、ランダムに発生する。このため、この単結晶 GaN 基板上に窒化物系 III-V 族化合物半導体層を成長させて半導体素子、例えば半導体レーザを製造する場合、高欠陥密度の領域が発光領域に形成されてしまうのを避けることができず、半導体レーザの発光特性や信頼性の低下を招いていた。

【0009】したがって、この発明が解決しようとする課題は、発光特性などの特性が良好で信頼性も高く長寿命の半導体発光素子およびそのような半導体発光素子を容易に製造することができる半導体発光素子の製造方法を提供することにある。

【0010】より一般的には、この発明が解決しようとする課題は、特性が良好で信頼性も高く長寿命の半導体素子およびそのような半導体素子を容易に製造することができる半導体素子の製造方法を提供することにある。

【0011】さらに一般的には、この発明が解決しようとする課題は、特性が良好で信頼性も高く長寿命の各種の素子およびそのような素子を容易に製造することができる素子の製造方法を提供することにある。

【0012】

【課題を解決するための手段】本発明者は、上記課題を解決するために鋭意検討を行った。その概要について説明すると、次のとおりである。本発明者は、特開 2 0 0 1 - 1 0 2 3 0 7 号公報に開示された技術の改良を重ねた結果、低欠陥密度領域中に発生する高欠陥密度領域の位置を制御することに成功した。これによれば、低欠陥密度領域中に高欠陥密度領域が規則的、例えば周期的に配列している基板を得ることができ、高欠陥密度領域の配列パターンも自由自在に変えることができる。

【0013】このような基板を用いて半導体レーザなどの半導体発光素子、より一般的には半導体素子を製造する場合、基板に存在する高欠陥密度の領域が素子に及ぼす悪影響を排除し、あるいはその悪影響を減少させる必要がある。そのための手法について種々検討を行った結果、以下の手法が有効であることを見出した。

【0014】すなわち、上記の基板においては、高欠陥密度領域は規則的に配列させることができることから、この配列に応じて素子のサイズや素子の配置、あるいは

素子の活性領域（例えば、発光素子にあっては発光領域）の位置の設計を行うことができる。そして、この設計により、最終的に基板のスクライビングによりチップとなる領域（以下「素子領域」という。）あるいは素子の活性領域に高欠陥密度領域が含まれないようにすることができる。このようにすれば、基板上に成長させる半導体層に下地基板の高欠陥密度領域から欠陥が伝播しても、それによる悪影響が素子領域あるいは活性領域には及ばないようにすることができるため、欠陥に起因する素子の特性の劣化や信頼性の低下などを防止することができる。

【0015】上記の手法は、素子に使用する半導体と同質で低欠陥密度の基板を得ることが困難である場合、窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体以外の半導体を用いた半導体素子の製造にも有効である。より一般的には、素子に使用する材料と同質で低欠陥密度の基板を得ることが困難である場合、そのような素子の製造に有効である。この発明は、本発明者による以上の検討に基づいてさらに検討を行った結果、案出されたものである。

【0016】すなわち、上記課題を解決するために、この発明の第1の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域が実質的に含まれないように窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0017】ここで、「第2の領域が実質的に含まれない」とは、素子領域の輪郭線が第2の領域を完全に包含している場合だけでなく、その輪郭線が第2の領域を通過して、基板のスクライビングを行った後に得られるチップの端面または角部に第2の領域が残存する場合をも含むことを意味する（以下同様）。

【0018】素子領域は、具体的には、第2の領域が実質的に含まれないようにその大きさおよび配置を決める。複数の第2の領域は、典型的には周期的に設けられ、具体的には、例えば、六方格子状、長方形格子状、正方格子状に設けられる。これらの二種類以上の配列パターンが混在していてもよい。さらには、第2の領域が周期的な配列で設けられた部分と、第2の領域が規則的ではあるが、周期的ではない配列で設けられた部分とが混在していてもよい。

【0019】素子領域は、典型的には長方形または正方形であり、劈開を良好に行うなどの観点より、好適にはそれらの互いに対向する一対の辺は〈110〉方向に平行であり、他の互いに対向する一対の辺は〈11-20〉方向に平行である。

【0020】互いに隣接する二つの第2の領域の間隔あるいは第2の領域の配列周期は、素子の大きさなどに応じて選ばれるが、一般的には $20\mu\text{m}$ 以上あるいは $50\mu\text{m}$ 以上あるいは $100\mu\text{m}$ 以上である。この第2の領域の間隔あるいは第2の領域の配列周期の上限は必ずしも明確なものは存在しないが、一般的には $1000\mu\text{m}$ 程度である。この第2の領域は、典型的には窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板を貫通している。また、この第2の領域は典型的には不定多角柱状の形状を有する。第1の領域と第2の領域との間には、第1の平均転位密度より高く、かつ第2の平均転位密度より低い第3の平均転位密度を有する第3の領域が遷移領域として存在することも多く、この場合、最も好適には、これらの第2の領域および第3の領域が実質的に含まれないように素子領域を画定する。

【0021】第2の領域の直径は、典型的には $10\mu\text{m}$ 以上 $100\mu\text{m}$ 以下、より典型的には $20\mu\text{m}$ 以上 $50\mu\text{m}$ 以下である。また、第3の領域が存在する場合、その直径は典型的には第2の領域の直径より $20\mu\text{m}$ 以上 $200\mu\text{m}$ 以下より大きく、より典型的には $40\mu\text{m}$ 以上 $160\mu\text{m}$ 以下大きく、最も典型的には $60\mu\text{m}$ 以上 $140\mu\text{m}$ 以下大きい。

【0022】第2の領域の平均転位密度は一般的には第1の領域の転位密度の5倍以上である。典型的には、第1の領域の平均転位密度は $2 \times 10^6\text{ cm}^{-2}$ 以下、第2の領域の平均転位密度は $1 \times 10^8\text{ cm}^{-2}$ 以上である。第3の領域が存在する場合、その平均転位密度は、典型的には $1 \times 10^8\text{ cm}^{-2}$ より小さく、 $2 \times 10^6\text{ cm}^{-2}$ より大きい。

【0023】半導体発光素子の発光領域は、平均転位密度が高い第2の領域による悪影響を防止するために、第2の領域から $1\mu\text{m}$ 以上、好適には $10\mu\text{m}$ 以上、より好適には $100\mu\text{m}$ 以上離す。第3の領域が存在する場合、最も好適には、半導体発光素子の発光領域が第2の領域および第3の領域を含まないようにする。より具体的には、半導体発光素子は半導体レーザや発光ダイオードであるが、前者の半導体レーザの場合、ストライプ状電極を介して駆動電流が流される領域は第2の領域から好適には $1\mu\text{m}$ 以上、より好適には $10\mu\text{m}$ 以上、さらに好適には $100\mu\text{m}$ 以上離す。第3の領域が存在する場合、最も好適には、ストライプ状電極を介して駆動電流が流される領域が第2の領域および第3の領域を含まないようにする。ストライプ状電極、すなわちレーザストライプの数は一つまたは複数設けてよく、その幅も必要に応じて選ぶことができる。

【0024】素子領域の輪郭線は、素子領域に第2の領域が実質的に含まれない範囲で、第2の領域の配列パターンやそれらの間隔あるいは配列周期などに応じて、基板面積を効率的に使用することができるように選ばれるが、典型的には、互いに隣接する少なくとも二つの第2

の領域を結ぶ直線を含むように選ばれる。チップ化するためのスクライビング工程においては、好適には、この互いに隣接する少なくとも二つの第2の領域を結ぶ直線を含む輪郭線に沿って、窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された窒化物系ⅠⅠⅠ-V族化合物半導体基板のスクライビングを行う。このスクライビングは、典型的には劈開により行うが、他の方法、例えばダイヤモンドソーやレーザビームを用いてもよい。特に劈開によりスクライビングを行う場合、素子領域の輪郭線に互いに隣接する少なくとも二つの第2の領域を結ぶ直線が含まれると、第1の領域より平均転位密度が高い第2の領域は機械的強度が第1の領域より低いことから、劈開を容易にしかも良好に行うことができるという利点を有する。これは特に、半導体レーザにおいて良好な共振器端面を得る場合に有利である。素子領域の輪郭線は、第2の領域を一つも通らないように選んでもよい。この場合、第2の領域による悪影響を最小限に止めるため、素子領域の輪郭線は、好適には第2の領域から1μm以上離す。そして、スクライビング工程においては、この第2の領域から内側に1μm以上離れた輪郭線に沿って、窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された窒化物系ⅠⅠⅠ-V族化合物半導体基板のスクライビングを行う。

【0025】窒化物系ⅠⅠⅠ-V族化合物半導体基板あるいは窒化物系ⅠⅠⅠ-V族化合物半導体層は、最も一般的には $A_1x B_y Ga_{1-x-y-z} In_z As_u N_{1-u-v} P_v$ （ただし、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ 、 $0 \leq u \leq 1$ 、 $0 \leq v \leq 1$ 、 $0 \leq x+y+z < 1$ 、 $0 \leq u+v < 1$ ）からなり、より具体的には $A_1x B_y Ga_{1-x-y-z} In_z N$ （ただし、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ 、 $0 \leq x+y+z < 1$ ）からなり、典型的には $A_1x Ga_{1-x-z} In_z N$ （ただし、 $0 \leq x \leq 1$ 、 $0 \leq z \leq 1$ ）からなる。窒化物系ⅠⅠⅠ-V族化合物半導体基板は、最も典型的にはGaNからなる。この発明の第1の発明に関連して述べた以上のことは、その性質に反しない限り、以下の発明についても成立するものである。

【0026】この発明の第2の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させ、互いに隣接する少なくとも二つの第2の領域を結ぶ直線を含む輪郭線に沿って、窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された窒化物系ⅠⅠⅠ-V族化合物半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体発光素子である。

【0027】この発明の第3の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転

位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素子であって、窒化物系ⅠⅠⅠ-V族化合物半導体基板の端面または角部に少なくとも一つの第2の領域が存在することを特徴とするものである。

【0028】この発明の第4の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域が実質的に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0029】この発明の第5の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させ、互いに隣接する少なくとも二つの第2の領域を結ぶ直線を含む輪郭線に沿って、窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された窒化物系ⅠⅠⅠ-V族化合物半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体発光素子である。

【0030】この発明の第6の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素子であって、窒化物系ⅠⅠⅠ-V族化合物半導体基板の端面または角部に少なくとも一つの第2の領域が存在することを特徴とするものである。

【0031】この発明の第4、第5および第6の発明において、「平均欠陥密度」とは、素子の特性や信頼性などに悪影響を及ぼす格子欠陥全体の平均密度を意味し、欠陥には転位や積層欠陥や点欠陥などあらゆるものが含まれる（以下同様）。

【0032】この発明の第7の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域が実質的に含まれないように素子領域を画定するようにしたことを特徴とするもの

である。

【0033】この発明の第8の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層を成長させ、互いに隣接する少なくとも二つの第2の領域を結ぶ直線を含む輪郭線に沿って、窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層が成長された窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体発光素子ものである。

【0034】この発明の第9の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層が成長された半導体発光素子であって、窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板の端面または角部に少なくとも一つの第2の領域が存在することを特徴とするものである。

【0035】この発明の第7、第8および第9の発明において、典型的には、結晶からなる第1の領域は単結晶であり、この第1の領域より結晶性が悪い第2の領域は単結晶、多結晶もしくは非晶質またはこれらの二以上が混在したものである（以下同様）。これは、第2の領域の平均転位密度あるいは平均欠陥密度が第1の領域の平均転位密度あるいは平均欠陥密度より高い場合と対応するものである。

【0036】この発明の第10の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の領域が実質的に含まれないように窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0037】この発明の第11の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層を成長させ、互いに隣接する少なくとも二つの第2の領域を結ぶ直線を含む輪郭線に沿って、窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層が成長された窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体素子である。

【0038】この発明の第12の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均

転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層が成長された半導体素子であって、窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板の端面または角部に少なくとも一つの第2の領域が存在することを特徴とするものである。

【0039】この発明の第13の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の領域が実質的に含まれないように窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0040】この発明の第14の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層を成長させ、互いに隣接する少なくとも二つの第2の領域を結ぶ直線を含む輪郭線に沿って、窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層が成長された窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体素子である。

【0041】この発明の第15の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層が成長された半導体素子であって、窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板の端面または角部に少なくとも一つの第2の領域が存在することを特徴とするものである。

【0042】この発明の第16の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の領域が実質的に含まれないように素子領域を画定するようにしたことを特徴とするものである。

【0043】この発明の第17の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層を成長させ、互いに隣接する



少なくとも二つの第2の領域を結ぶ直線を含む輪郭線に沿って、窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された窒化物系ⅠⅠⅠ-V族化合物半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体素子である。

【0044】この発明の第18の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体素子であ

って、窒化物系ⅠⅠⅠ-V族化合物半導体基板の端面または角部に少なくとも一つの第2の領域が存在することを特徴とするものである。

【0045】この発明の第10～第18の発明において、半導体素子には、発光ダイオードや半導体レーザのような発光素子のほか、受光素子、さらには高電子移動度トランジスタなどの電界効果トランジスタ(FET)やヘテロ接合バイポーラトランジスタ(HBT)のような電子走行素子が含まれる(以下同様)。

【0046】この発明の第10～第18の発明において、半導体素子の活性領域は、平均転位密度が高い第2の領域による悪影響を防止するために、第2の領域から好適には1 $\mu$ m以上、より好適には10 $\mu$ m以上、さらに好適には100 $\mu$ m以上離す。第3の領域が存在する場合、最も好適には、半導体素子の活性領域が第2の領域および第3の領域を含まないようにする。ここで、活性領域とは、半導体発光素子においては発光領域、半導体受光素子においては受光領域、電子走行素子においては電子が走行する領域を意味する(以下同様)。

【0047】この発明の第19の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域が実質的に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0048】この発明の第20の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させ、互いに隣接する少なくとも二つの第2の領域を結ぶ直線を含む輪郭線に沿って、半導体層が成長された半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体発光素子である。

【0049】この発明の第21の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第

2の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、半導体基板の端面または角部に少なくとも一つの第2の領域が存在することを特徴とするものである。

【0050】この発明の第22の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域が実質的に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0051】この発明の第23の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させ、互いに隣接する少なくとも二つの第2の領域を結ぶ直線を含む輪郭線に沿って、半導体層が成長された上記半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体発光素子である。

【0052】この発明の第24の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、半導体基板の端面または角部に少なくとも一つの第2の領域が存在することを特徴とするものである。

【0053】この発明の第25の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域が実質的に含まれないように素子領域を画定するようにしたことを特徴とするものである。

【0054】この発明の第26の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させ、互いに隣接する少なくとも二つの第2の領域を結ぶ直線を含む輪郭線に沿って、半導体層が成長された上記半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体発光素子である。

【0055】この発明の第27の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している半導体基板上に発光



素子構造を形成する半導体層が成長された半導体発光素子であって、記半導体基板の端面または角部に少なくとも一つの第2の領域が存在することを特徴とするものである。

【0056】この発明の第28の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であつて、第2の領域が実質的に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0057】この発明の第29の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させ、互いに隣接する少なくとも二つの第2の領域を結ぶ直線を含む輪郭線に沿って、半導体層が成長された半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体素子である。

【0058】この発明の第30の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であつて、半導体基板の端面または角部に少なくとも一つの第2の領域が存在することを特徴とするものである。

【0059】この発明の第31の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であつて、第2の領域が実質的に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0060】この発明の第32の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させ、互いに隣接する少なくとも二つの第2の領域を結ぶ直線を含む輪郭線に沿って、半導体層が成長された上記半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体素子である。

【0061】この発明の第33の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第

2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であつて、半導体基板の端面または角部に少なくとも一つの第2の領域が存在することを特徴とする半導体素子である。

【0062】この発明の第34の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体発光素子の製造方法であつて、第2の領域が実質的に含まれないように素子領域を画定するようにしたことを特徴とするものである。

【0063】この発明の第35の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させ、互いに隣接する少なくとも二つの第2の領域を結ぶ直線を含む輪郭線に沿って、半導体層が成長された半導体基板のスクライビングを行うことにより製造されたことを特徴とする半導体素子である。

【0064】この発明の第36の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であつて、半導体基板の端面または角部に少なくとも一つの第2の領域が存在することを特徴とするものである。

【0065】この発明の第19～第36の発明において、半導体基板あるいは半導体層の材料は、窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体のほか、ウルツ鉱型(wurtzit)構造、より一般的には六方晶系の結晶構造を有する他の半導体、例えば $ZnO$ 、 $\alpha-ZnS$ 、 $\alpha-CdS$ 、 $\alpha-CdSe$ などであつてもよく、さらには他の結晶構造を有する各種の半導体であつてもよい。

【0066】この発明の第37の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であつて、第2の領域が実質的に含まれないように基板上に素子領域を画定するようにしたことを特徴とするものである。

【0067】この発明の第38の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している基板上に素子構造を形成する層を成長させ、互いに隣接する少なくとも二つの第2の領域を結ぶ直線を含む輪郭線に沿って、層が成長された基板のスクライビングを行うことにより製造されたことを特徴とする素子である。

【0068】この発明の第39の発明は、第1の平均転

位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している基板上に素子構造を形成する層が成長された素子であって、基板の端面または角部に少なくとも一つの第2の領域が存在することを特徴とするものである。

【0069】この発明の第40の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、第2の領域が実質的に含まれないように基板上に素子領域を画定するようにしたことを特徴とするものである。

【0070】この発明の第41の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している基板上に素子構造を形成する層を成長させ、互いに隣接する少なくとも二つの第2の領域を結ぶ直線を含む輪郭線に沿って、層が成長された基板のスクライビングを行うことにより製造されたことを特徴とする素子である。

【0071】この発明の第42の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している基板上に素子構造を形成する層が成長された素子であって、基板の端面または角部に少なくとも一つの第2の領域が存在することを特徴とするものである。

【0072】この発明の第43の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、第2の領域が実質的に含まれないように素子領域を画定するようにしたことを特徴とするものである。

【0073】この発明の第44の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している基板上に素子構造を形成する層を成長させ、互いに隣接する少なくとも二つの第2の領域を結ぶ直線を含む輪郭線に沿って、層が成長された基板のスクライビングを行うことにより製造されたことを特徴とする素子である。

【0074】この発明の第45の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している基板上に素子構造を形成する層が成長された素子であって、基板の端面または角部に少なくとも一つの第2の領域が存在することを特徴とするものである。

【0075】この発明の第37～第45の発明におい

て、素子は、半導体素子（発光素子、受光素子、電子走行素子など）のほか、圧電素子、焦電素子、光学素子（非線形光学結晶を用いる第2次高調波発生素子など）、誘電体素子（強誘電体素子を含む）、超伝導素子などである。この場合、基板あるいは層の材料は、半導体素子では上記のような各種の半導体を用いることができ、圧電素子、焦電素子、光学素子、誘電体素子、超伝導素子などでは例えば酸化物などの各種の材料を用いることができる。酸化物材料については、例えばJournal of the Society of Japan Vol.103, No.11(1995)pp.1099-1111 やMaterials Science and Engineering B41(1996)166-173に開示されたものなど、多くのものがある。

【0076】この発明の第46の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域が半導体発光素子の発光領域に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0077】この発明の第47の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素子であって、窒化物系ⅠⅠⅠ-V族化合物半導体基板の内部、端面または角部に少なくとも一つの第2の領域が存在し、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0078】この発明の第48の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域が半導体発光素子の発光領域に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0079】この発明の第49の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素

子であって、窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板の内部、端面または角部に少なくとも一つの第2の領域が存在し、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0080】この発明の第50の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域が半導体発光素子の発光領域に含まれないように素子領域を画定するようにしたことを特徴とするものである。

【0081】この発明の第51の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層が成長された半導体発光素子であって、窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板の内部、端面または角部に少なくとも一つの第2の領域が存在し、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0082】この発明の第52の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないように窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0083】この発明の第53の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層が成長された半導体発光素子であって、窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板に第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0084】この発明の第54の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均

欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないように窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0085】この発明の第55の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層が成長された半導体発光素子であって、窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板に第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0086】この発明の第56の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないように窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0087】この発明の第57の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体層が成長された半導体発光素子であって、窒化物系ⅠⅠⅠ-Ⅴ族化合物半導体基板に第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0088】この発明の第58の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均

転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅢⅢⅢ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅢⅢⅢ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第1の間隔が50μm以上であり、第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないように窒化物系ⅢⅢⅢ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0089】この発明の第59の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅢⅢⅢ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅢⅢⅢ-V族化合物半導体層が成長された半導体発光素子であって、第1の間隔が50μm以上であり、窒化物系ⅢⅢⅢ-V族化合物半導体基板に第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0090】この発明の第60の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅢⅢⅢ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅢⅢⅢ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第1の間隔が50μm以上であり、第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないように窒化物系ⅢⅢⅢ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0091】この発明の第61の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅢⅢⅢ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅢⅢⅢ-V族化合物半導体層が成長された半導体発光素子であって、第1の間隔が50μm以上であり、窒

化物系ⅢⅢⅢ-V族化合物半導体基板に第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0092】この発明の第62の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅢⅢⅢ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅢⅢⅢ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第1の間隔が50μm以上であり、第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないように窒化物系ⅢⅢⅢ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0093】この発明の第63の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅢⅢⅢ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅢⅢⅢ-V族化合物半導体層が成長された半導体発光素子であって、第1の間隔が50μm以上であり、窒化物系ⅢⅢⅢ-V族化合物半導体基板に第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0094】この発明の第64の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅢⅢⅢ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅢⅢⅢ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないように窒化物系ⅢⅢⅢ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0095】この発明の第65の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅢⅢⅢ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅢⅢⅢ-V族化合物半導体層が成長された半導体発光素子であって、窒化物系ⅢⅢⅢ-V族化合物半導体基板に第2の領域が実質的に7

本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0096】この発明の第66の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0097】この発明の第67の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素子であって、窒化物系ⅠⅠⅠ-V族化合物半導体基板に第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0098】この発明の第68の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0099】この発明の第69の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素子であって、窒化物系ⅠⅠⅠ-V族化合物半導体基板に第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0100】この発明の第70の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導

体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域の間隔が50μm以上であり、第2の領域が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0101】この発明の第71の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素子であって、第2の領域の間隔が50μm以上であり、窒化物系ⅠⅠⅠ-V族化合物半導体基板に第2の領域が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0102】この発明の第72の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域の間隔が50μm以上であり、第2の領域が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0103】この発明の第73の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素子であって、第2の領域の間隔が50μm以上であり、窒化物系ⅠⅠⅠ-V族化合物半導体基板に第2の領域が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0104】この発明の第74の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域の間隔が50μm以上であり、第2の領域が1本

以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0105】この発明の第75の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に発光素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体発光素子であって、第2の領域の間隔が50μm以上であり、窒化物系ⅠⅠⅠ-V族化合物半導体基板に第2の領域が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0106】この発明の第76の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の領域が半導体素子の活性領域に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0107】この発明の第77の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体素子であって、窒化物系ⅠⅠⅠ-V族化合物半導体基板の内部、端面または角部に少なくとも一つの第2の領域が存在し、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0108】この発明の第78の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の領域が半導体素子の活性領域に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0109】この発明の第79の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体素子であつ

て、窒化物系ⅠⅠⅠ-V族化合物半導体基板の内部、端面または角部に少なくとも一つの第2の領域が存在し、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0110】この発明の第80の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の領域が半導体素子の活性領域に含まれないように素子領域を画定するようにしたことを特徴とするものである。

【0111】この発明の第81の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体素子であって、窒化物系ⅠⅠⅠ-V族化合物半導体基板の内部、端面または角部に少なくとも一つの第2の領域が存在し、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0112】この発明の第82の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0113】この発明の第83の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体素子であって、窒化物系ⅠⅠⅠ-V族化合物半導体基板に第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0114】この発明の第84の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均

欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0115】この発明の第85の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体素子であって、窒化物系ⅠⅠⅠ-V族化合物半導体基板に第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0116】この発明の第86の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0117】この発明の第87の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体素子であって、窒化物系ⅠⅠⅠ-V族化合物半導体基板に第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0118】この発明の第88の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均

転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第1の間隔が50μm以上であり、第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0119】この発明の第89の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体素子であって、第1の間隔が50μm以上であり、窒化物系ⅠⅠⅠ-V族化合物半導体基板に第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0120】この発明の第90の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第1の間隔が50μm以上であり、第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0121】この発明の第91の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体素子であって、第1の間隔が50μm以上であり、窒化物系ⅠⅠⅠ-V族化合物半導体基板に第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。



【0122】この発明の第92の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第1の間隔が50μm以上であり、第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0123】この発明の第93の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体素子であって、第1の間隔が50μm以上であり、窒化物系ⅠⅠⅠ-V族化合物半導体基板に第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0124】この発明の第94の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0125】この発明の第95の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体素子であって、窒化物系ⅠⅠⅠ-V族化合物半導体基板に第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0126】この発明の第96の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に

延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

10 【0127】この発明の第97の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体素子であって、窒化物系ⅠⅠⅠ-V族化合物半導体基板に第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

20 【0128】この発明の第98の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

30 【0129】この発明の第99の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層が成長された半導体素子であって、窒化物系ⅠⅠⅠ-V族化合物半導体基板に第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

40 【0130】この発明の第100の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅠⅠⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の領域の間隔が50μm以上であり、第2の領域が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないように窒化物系ⅠⅠⅠ-V族化合物半導体基板上に素子



領域を画定するようにしたことを特徴とするものである。

【0131】この発明の第101の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅡⅡⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡⅠ-V族化合物半導体層が成長された半導体素子であって、第2の領域の間隔が50μm以上であり、窒化物系ⅡⅡⅠ-V族化合物半導体基板上に第2の領域が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0132】この発明の第102の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅡⅡⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の領域の間隔が50μm以上であり、第2の領域が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないように窒化物系ⅡⅡⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0133】この発明の第103の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅡⅡⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡⅠ-V族化合物半導体層が成長された半導体素子であって、第2の領域の間隔が50μm以上であり、窒化物系ⅡⅡⅠ-V族化合物半導体基板上に第2の領域が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0134】この発明の第104の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅡⅡⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡⅠ-V族化合物半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の領域の間隔が50μm以上であり、第2の領域が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないように窒化物系ⅡⅡⅠ-V族化合物半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0135】この発明の第105の発明は、結晶からな

る第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している窒化物系ⅡⅡⅠ-V族化合物半導体基板上に素子構造を形成する窒化物系ⅡⅡⅠ-V族化合物半導体層が成長された半導体素子であって、第2の領域の間隔が50μm以上であり、窒化物系ⅡⅡⅠ-V族化合物半導体基板上に第2の領域が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

10 【0136】この発明の第106の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域が半導体発光素子の発光領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

20 【0137】この発明の第107の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、半導体基板の内部、端面または角部に少なくとも一つの第2の領域が存在し、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

30 【0138】この発明の第108の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域が半導体発光素子の発光領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

40 【0139】この発明の第109の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、半導体基板の内部、端面または角部に少なくとも一つの第2の領域が存在し、かつ、第2の領域が半導体素子の発光領域に含まれないことを特徴とするものである。

50 【0140】この発明の第110の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の

製造方法であって、第2の領域が半導体発光素子の発光領域に含まれないように素子領域を画定するようにしたことを特徴とするものである。

【0141】この発明の第111の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、半導体基板の内部、端面または角部に少なくとも一つの第2の領域が存在し、かつ、第2の領域が半導体素子の発光領域に含まれないことを特徴とするものである。

【0142】この発明の第112の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0143】この発明の第113の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、半導体基板に第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0144】この発明の第114の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0145】この発明の第115の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平

均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、半導体基板に第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0146】この発明の第116の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0147】この発明の第117の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、半導体基板に第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0148】この発明の第118の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第1の間隔が50 $\mu$ m以上であり、第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0149】この発明の第119の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上

に発光素子構造を形成する半導体層が成長された半導体発光素子であって、第1の間隔が $50\mu\text{m}$ 以上であり、半導体基板に第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0150】この発明の第120の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第1の間隔が $50\mu\text{m}$ 以上であり、第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0151】この発明の第121の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、第1の間隔が $50\mu\text{m}$ 以上であり、半導体基板に第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0152】この発明の第122の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第1の間隔が $50\mu\text{m}$ 以上であり、第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0153】この発明の第123の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、第1の間隔が $50\mu\text{m}$ 以上であり、半導体基板に第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に

含まれないことを特徴とするものである。

【0154】この発明の第124の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0155】この発明の第125の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、半導体基板に第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0156】この発明の第126の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0157】この発明の第127の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、半導体基板に第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0158】この発明の第128の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とす

るものである。

【0159】この発明の第129の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、半導体基板に第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0160】この発明の第130の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域の間隔が $50\mu\text{m}$ 以上であり、第2の領域が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0161】この発明の第131の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、第2の領域の間隔が $50\mu\text{m}$ 以上であり、半導体基板に第2の領域が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0162】この発明の第132の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域の間隔が $50\mu\text{m}$ 以上であり、第2の領域が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0163】この発明の第133の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、第2の領域の間隔が $50\mu\text{m}$ 以上であり、半導体基板に第2の領域が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0164】この発明の第134の発明は、結晶からな

る第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層を成長させることにより半導体発光素子を製造するようにした半導体発光素子の製造方法であって、第2の領域の間隔が $50\mu\text{m}$ 以上であり、第2の領域が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0165】この発明の第135の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に発光素子構造を形成する半導体層が成長された半導体発光素子であって、第2の領域の間隔が $50\mu\text{m}$ 以上であり、半導体基板に第2の領域が1本以上含まれ、かつ、第2の領域が半導体発光素子の発光領域に含まれないことを特徴とするものである。

【0166】この発明の第136の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の領域が半導体素子の活性領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0167】この発明の第137の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、半導体基板の内部、端面または角部に少なくとも一つの第2の領域が存在し、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0168】この発明の第138の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の領域が半導体素子の活性領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0169】この発明の第139の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であ

て、半導体基板の内部、端面または角部に少なくとも一つの第2の領域が存在し、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0170】この発明の第140の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であ

って、第2の領域が半導体素子の活性領域に含まれないように素子領域を画定するようにしたことを特徴とするものである。

【0171】この発明の第141の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であ

って、半導体基板の内部、端面または角部に少なくとも一つの第2の領域が存在し、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0172】この発明の第142の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であ

って、第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0175】この発明の第145の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であ

って、半導体基板に第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0176】この発明の第146の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であ

って、第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0179】この発明の第149の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、第1の間隔が $50\mu\text{m}$ 以上であり、半導体基板に第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0180】この発明の第150の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第1の間隔が $50\mu\text{m}$ 以上であり、第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0181】この発明の第151の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、第1の間隔が $50\mu\text{m}$ 以上であり、半導体基板に第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0182】この発明の第152の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第1の間隔が $50\mu\text{m}$ 以上であり、第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0183】この発明の第153の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列

し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、第1の間隔が $50\mu\text{m}$ 以上であり、半導体基板に第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0184】この発明の第154の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0185】この発明の第155の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、半導体基板に第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0186】この発明の第156の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0187】この発明の第157の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、半導体基板に第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0188】この発明の第158の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するよう

した半導体素子の製造方法であって、第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0189】この発明の第159の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、半導体基板に第2の領域が実質的に7本以上含まれず、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0190】この発明の第160の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の領域の間隔が50 $\mu$ m以上であり、第2の領域が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0191】この発明の第161の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、第2の領域の間隔が50 $\mu$ m以上であり、半導体基板に第2の領域が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0192】この発明の第162の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の領域の間隔が50 $\mu$ m以上であり、第2の領域が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0193】この発明の第163の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、第2の領域の間隔が50 $\mu$ m以上であり、半導体基板に第2の領域が1本以

上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0194】この発明の第164の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層を成長させることにより半導体素子を製造するようにした半導体素子の製造方法であって、第2の領域の間隔が50 $\mu$ m以上であり、第2の領域が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないように半導体基板上に素子領域を画定するようにしたことを特徴とするものである。

【0195】この発明の第165の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している半導体基板上に素子構造を形成する半導体層が成長された半導体素子であって、第2の領域の間隔が50 $\mu$ m以上であり、半導体基板に第2の領域が1本以上含まれ、かつ、第2の領域が半導体素子の活性領域に含まれないことを特徴とするものである。

【0196】この発明の第166の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、第2の領域が素子の活性領域に含まれないように基板上に素子領域を画定するようにしたことを特徴とするものである。

【0197】この発明の第167の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が規則的に配列している基板上に素子構造を形成する層が成長された素子であって、基板の内部、端面または角部に少なくとも一つの第2の領域が存在し、かつ、第2の領域が素子の活性領域に含まれないことを特徴とするものである。

【0198】この発明の第168の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、第2の領域が素子の活性領域に含まれないように基板上に素子領域を画定するようにしたことを特徴とするものである。

【0199】この発明の第169の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が規則的に配列している基板上に素子構造を形成する層が成長された素子であって、基板の内部、端面または角部に少なくとも一つの第2の領域が存在し、



かつ、第2の領域が素子の活性領域に含まれないことを特徴とするものである。

【0200】この発明の第170の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、第2の領域が素子の活性領域に含まれないように素子領域を画定するようにしたことを特徴とするものである。

【0201】この発明の第171の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が規則的に配列している基板上に素子構造を形成する層が成長された素子であって、基板の内部、端面または角部に少なくとも一つの第2の領域が存在し、かつ、第2の領域が素子の活性領域に含まれないことを特徴とするものである。

【0202】この発明の第172の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が素子の活性領域に含まれないように基板上に素子領域を画定するようにしたことを特徴とするものである。

【0203】この発明の第173の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している基板上に素子構造を形成する層が成長された素子であって、基板に第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が素子の活性領域に含まれないことを特徴とするものである。

【0204】この発明の第174の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が素子の活性領域に含まれないように基板上に素子領域を画定するようにしたことを特徴とするものである。

【0205】この発明の第175の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している基板上に素子構造を形成する層が成長された素子であって、基板に第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が素子の活性領域に含まれないことを特徴とするものである。

【0206】この発明の第176の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が素子の活性領域に含まれないように基板上に素子領域を画定するようにしたことを特徴とするものである。

【0207】この発明の第177の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している基板上に素子構造を形成する層が成長された素子であって、基板に第2の方向の第2の領域の列が実質的に7本以上含まれず、かつ、第2の領域が素子の活性領域に含まれないことを特徴とするものである。

【0208】この発明の第178の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、第1の間隔が50 $\mu$ m以上であり、第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が素子の活性領域に含まれないように基板上に素子領域を画定するようにしたことを特徴とするものである。

【0209】この発明の第179の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している基板上に素子構造を形成する層が成長された素子であって、第1の間隔が50 $\mu$ m以上であり、基板に第2の方向の第2の領



域の列が1本以上含まれ、かつ、第2の領域が素子の活性領域に含まれないことを特徴とするものである。

【0210】この発明の第180の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、第1の間隔が50 $\mu$ m以上であり、第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が素子の活性領域に含まれないように基板上に素子領域を画定するようにしたことを特徴とするものである。

【0211】この発明の第181の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している基板上に素子構造を形成する層が成長された素子であって、第1の間隔が50 $\mu$ m以上であり、基板に第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が素子の活性領域に含まれないことを特徴とするものである。

【0212】この発明の第182の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、第1の間隔が50 $\mu$ m以上であり、第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が素子の活性領域に含まれないように基板上に素子領域を画定するようにしたことを特徴とするものである。

【0213】この発明の第183の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い複数の第2の領域が第1の方向に第1の間隔で規則的に配列し、第1の方向と直交する第2の方向に第1の間隔より小さい第2の間隔で規則的に配列している基板上に素子構造を形成する層が成長された素子であって、第1の間隔が50 $\mu$ m以上であり、基板に第2の方向の第2の領域の列が1本以上含まれ、かつ、第2の領域が素子の活性領域に含まれないことを特徴とするものである。

【0214】この発明の第184の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法で

あって、第2の領域が実質的に7本以上含まれず、かつ、第2の領域が素子の活性領域に含まれないように基板上に素子領域を画定するようにしたことを特徴とするものである。

【0215】この発明の第185の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している基板上に素子構造を形成する層が成長された素子であって、基板に第2の領域が実質的に7本以上含まれず、かつ、第2の領域が素子の活性領域に含まれないことを特徴とするものである。

【0216】この発明の第186の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、第2の領域が実質的に7本以上含まれず、かつ、第2の領域が素子の活性領域に含まれないように基板上に素子領域を画定するようにしたことを特徴とするものである。

【0217】この発明の第187の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している基板上に素子構造を形成する層が成長された素子であって、基板に第2の領域が実質的に7本以上含まれず、かつ、第2の領域が素子の活性領域に含まれないことを特徴とするものである。

【0218】この発明の第188の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、第2の領域が実質的に7本以上含まれず、かつ、第2の領域が素子の活性領域に含まれないように基板上に素子領域を画定するようにしたことを特徴とするものである。

【0219】この発明の第189の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している基板上に素子構造を形成する層が成長された素子であって、基板に第2の領域が実質的に7本以上含まれず、かつ、第2の領域が素子の活性領域に含まれないことを特徴とするものである。

【0220】この発明の第190の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配

列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、第2の領域の間隔が $50\mu\text{m}$ 以上であり、第2の領域が1本以上含まれ、かつ、第2の領域が素子の活性領域に含まれないように基板上に素子領域を画定するようにしたことを特徴とするものである。

【0221】この発明の第191の発明は、第1の平均転位密度を有する結晶からなる第1の領域中に第1の平均転位密度より高い第2の平均転位密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している基板上に素子構造を形成する層が成長された素子であって、第2の領域の間隔が $50\mu\text{m}$ 以上であり、基板に第2の領域が1本以上含まれ、かつ、第2の領域が素子の活性領域に含まれないことを特徴とするものである。

【0222】この発明の第192の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、第2の領域の間隔が $50\mu\text{m}$ 以上であり、第2の領域が1本以上含まれ、かつ、第2の領域が素子の活性領域に含まれないように基板上に素子領域を画定するようにしたことを特徴とするものである。

【0223】この発明の第193の発明は、第1の平均欠陥密度を有する結晶からなる第1の領域中に第1の平均欠陥密度より高い第2の平均欠陥密度を有する直線状に延在する複数の第2の領域が互いに平行に規則的に配列している基板上に素子構造を形成する層が成長された素子であって、第2の領域の間隔が $50\mu\text{m}$ 以上であり、基板に第2の領域が1本以上含まれ、かつ、第2の領域が素子の活性領域に含まれないことを特徴とするものである。

【0224】この発明の第194の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している基板上に素子構造を形成する層を成長させることにより素子を製造するようにした素子の製造方法であって、第2の領域の間隔が $50\mu\text{m}$ 以上であり、第2の領域が1本以上含まれ、かつ、第2の領域が素子の活性領域に含まれないように基板上に素子領域を画定するようにしたことを特徴とするものである。

【0225】この発明の第195の発明は、結晶からなる第1の領域中にこの第1の領域より結晶性が悪い直線状に延在する複数の第2の領域が互いに平行に規則的に配列している基板上に素子構造を形成する層が成長された素子であって、第2の領域の間隔が $50\mu\text{m}$ 以上であり、基板に第2の領域が1本以上含まれ、かつ、第2の領域が素子の活性領域に含まれないことを特徴とするものである。

のである。

【0226】この発明の第46～第51、第76～第81、第106～第111、第136～第141、第166～第171の発明においては、その性質に反しない限り、この発明の第1～第45の発明に関連して述べたことが成立する。

【0227】この発明の第52～第57、第64～第69、第82～第87、第94～第99、第112～第117、第124～第129、第142～第147、第154～第159、第172～第177、第184～第189の発明において、第1の方向の第2の領域の間隔（第1の間隔）あるいは直線状に延在する第2の領域の間隔は、この発明の第1の発明に関連して述べた第2の領域の間隔あるいは第2の領域の配列間隔と同様である。この発明の第58～第63、第70～第75、第88～第93、第100～第105、第118～第123、第130～第135、第148～第153、第160～第165、第178～第183の発明において、第1の方向の第2の領域の間隔（第1の間隔）あるいは直線状に延在する第2の領域の間隔は、下限が $50\mu\text{m}$ であることを除いて、この発明の第1の発明に関連して述べた第2の領域の間隔あるいは第2の領域の配列間隔と同様である。この発明の第52～第63、第82～第93、第112～第123、第142～第153、第172～第183の発明において、第2の方向の第2の領域の間隔は、基本的には第1の間隔より小さい範囲で自由に選ぶことができものであり、第2の領域の大きさにもよるが、一般的には $10\mu\text{m}$ 以上 $1000\mu\text{m}$ 以下、典型的には $20\mu\text{m}$ 以上 $200\mu\text{m}$ 以下である。

【0228】この発明の第52～第57、第64～第69、第82～第87、第94～第99、第112～第117、第124～第129、第142～第147、第154～第159、第172～第177、第184～第189の発明において、第2の方向の第2の領域の列あるいは直線状に延在する第2の領域の数の上限を7本としたのは、第2の方向の第2の領域の列あるいは直線状に延在する第2の領域の間隔によっては、素子のチップサイズとの関係で素子領域に7本程度含まれることもあり得ることを考慮したものである。この第2の方向の第2の領域の列あるいは直線状に延在する第2の領域の数は、一般にチップサイズが小さい半導体発光素子では、典型的には3本以下である。

【0229】この発明の第46～第195の発明においては、上記以外のことは、その性質に反しない限り、この発明の第1～第45の発明に関連して述べたことが成立する。

【0230】上述のように構成されたこの発明においては、第1の領域より平均転位密度が高い、あるいは平均欠陥密度が高い、あるいは結晶性が悪い第2の領域が実質的に含まれないように、あるいは第2の領域が素子の

活性領域に含まれないように窒化物系ⅢⅠⅠ-Ⅴ族化合物半導体基板、あるいは半導体基板、あるいは基板上に素子領域を画定するようにしているので、発光素子構造あるいは素子構造を形成する窒化物系ⅢⅠⅠ-Ⅴ族化合物半導体層、あるいは半導体層、あるいは各種の材料からなる層に第2の領域から転位などの欠陥が伝播しても、基板のスクライビングにより得られるチップには転位などの欠陥がほとんど存在しないようにすることができる。

#### 【0231】

【発明の実施の形態】以下、この発明の実施形態について図面を参照しながら説明する。なお、実施形態の全図において、同一または対応する部分には同一の符号を付す。以下の実施形態においては、図1Aに示すように、ある結晶からなる領域A中に、その結晶とは結晶性の異なる領域Bが周期的に島状に配列しているものを基板として、その上に半導体素子を形成する場合について説明する。領域Bは基板を貫通している。また、領域Bは、領域Aよりも結晶性が悪く、より多くの結晶欠陥を含んでいるものとする。図1Bに、領域Bの最近接方向の断面図を示す。ここで、領域Bは不定多角柱状の形状を有するのが一般的であるが、図1Aにおいては、簡略化して円柱形状としてある（以下同様）。半導体レーザを製造するには、この基板上に、例えば有機金属化学気相成長（MOCVD）、ハイドライド気相エピタキシャル成長またはハライド気相エピタキシャル成長（HVPE）などにより、素子構造を形成する半導体層を順次成長させる。その後、電極の形成などの必要なプロセスを実行し、さらに基板およびその上の半導体層のスクライビングを劈開などにより行ってチップ化することにより、半導体素子を製造する。

【0232】このとき、下地基板の結晶欠陥はその上に成長される半導体層にも伝播するため、領域Bが含まれている素子領域に形成される半導体素子は、その欠陥の影響を受けて特性が劣ったものとなる。例えば、発光ダイオードや半導体レーザの場合は、発光領域に欠陥が存在すると、発光特性や信頼性が著しく損なわれる。そこで、発光領域、より一般的には活性領域が、領域Bによる悪影響を受けることがないように、以下のような手法をとる。

【0233】（1）素子のサイズを領域Bの存在する周期に合わせて設計する。例えば、図2に示すように、領域Bが六方格子状に等間隔で周期的に配列しており、最近接の領域Bの中心同士の間隔が $400\mu\text{m}$ である場合、素子領域を $400\mu\text{m} \times 346\mu\text{m}$ の長方形にする。この $346\mu\text{m}$ という数値は $400\mu\text{m} \times (3^{1/2}/2)$ である。

【0234】（2）素子領域が実質的に領域Bの上に形成されることがないように、言い換えれば素子領域が実質的に領域Bを含まないように、その基板上における素

子領域の配置を決定する。例えば、図3において破線に示す線に沿って基板のスクライビングを行うことにより、 $400\mu\text{m} \times 346\mu\text{m}$ の長方形である素子領域を分離してチップ化する。このようにすることにより、領域Bは各チップ、すなわち各半導体素子の端面および角部にのみ存在するようになる。

【0235】（3）素子内部の活性領域が領域Bの上に形成されることがないように、素子における活性領域の位置を設計する。例えば、半導体レーザの場合、発光領域はストライプ状の形状である場合が多いので、そのストライプが領域Bの上に形成されることがないように半導体レーザの構造を設計する。図4に、そのようなストライプ位置の一例を示す。

【0236】以上の（1）～（3）に述べた手法によって、欠陥の多い領域Bの影響を意図的に避けるような配置に各素子領域を配置することができる。上記のことに加えて、特に半導体レーザの場合には、発光領域の共振器端面が領域Bの上に形成されることがないように素子領域や素子構造の設計を行う。半導体レーザではチップの端面を共振器端面として用いるので、図5に示すようにその共振器のミラーとなる部分が結晶欠陥の多い領域B上に形成されると、レーザの特性が損なわれてしまう。このため、領域B上には共振器のミラー部が形成されることがないように、発光領域の位置や基板上における素子領域の配置を設計する。なお、上記の（1）において、 $400\mu\text{m} \times 346\mu\text{m}$ の長方形というのは一例であり、素子のサイズや形状は、（2）および（3）に述べた条件が満たされるように選ばれればよい。

【0237】さて、この発明の第1の実施形態について説明する。この第1の実施形態においては、平均転位密度が低い結晶からなる領域Aの中に平均転位密度が高い結晶からなる領域Bが規則的に配列しているGaN基板の上にGaN系半導体層を成長させてGaN系半導体レーザを形成する場合について説明する。

【0238】図6はこの第1の実施形態において用いるGaN基板を示す平面図である。このGaN基板1の斜視図および断面図は図1Aおよび図1Bと同様である。このGaN基板1はn型で（0001）面（C面）方位である。ただし、GaN基板1はR面、A面またはM面方位のものであってもよい。このGaN基板1においては、平均転位密度が低い結晶からなる領域Aの中に平均転位密度が高い結晶からなる領域Bが六方格子状に周期的に配列している。この場合、最近接の領域B同士を結ぶ直線はGaNの〈1-100〉方向およびそれと等価な方向と一致している。ただし、最近接の領域B同士を結ぶ直線をGaNの〈11-20〉方向およびそれと等価な方向と一致するようにしてもよい。領域BはGaN基板1を貫通している。このGaN基板1の厚さは例えば $200 \sim 600\mu\text{m}$ である。なお、図6の破線は領域Bの相対的な位置関係を示すためのものにすぎず、実在

する（物理的な意味のある）線ではない（以下同様）。

【0239】領域Bの配列周期（最近接の領域Bの中心同士の間隔）は例えば $400\mu\text{m}$ 、その直径は例えば $20\mu\text{m}$ である。また、領域Aの平均転位密度は例えば $2\times 10^6\text{cm}^{-2}$ 、領域Bの平均転位密度は例えば $1\times 10^8\text{cm}^{-2}$ である。領域Bの中心から半径方向の転位密度の分布の一例を図7に示す。このGaN基板1は、結晶成長技術を用いて例えば次のようにして製造することができる。このGaN基板1の製造に用いる基本的な結晶成長メカニズムは、ファセット面からなる斜面を有して成長させ、そのファセット面斜面を維持して成長させることで転位を伝播させ、所定の位置に集合させるものである。このファセット面により成長した領域は、転位の移動により、低密度の欠陥領域となる。そのファセット面斜面下部には、明確な境界を持った高密度の欠陥領域を有して成長が行われ、転位は、高密度の欠陥領域の境界あるいはその内部に集合し、ここで消滅あるいは蓄積する。この高密度の欠陥領域の形状によって、ファセット面の形状も異なる。欠陥領域がドット状の場合は、そのドットを底として、ファセット面が取り巻き、ファセット面からなるピットを形成する。また、欠陥領域がストライプ状の場合は、ストライプを谷底として、その両側にファセット面斜面を有し、横に倒した三角形のプリズム状のファセット面となる。その後、成長層の表面に研削、研磨を施すことにより、表面を平坦化し、基板として使用することができる形態とすることができる。また、上記の高密度の欠陥領域は、いくつかの状態があり得る。例えば、多結晶からなる場合がある。また、単結晶であるが、周りの低密度欠陥領域に対して微傾斜している場合もある。また、周りの低密度欠陥領域に対して、C軸が反転している場合もある。こうして、この高密度欠陥領域は、明確な境界を有しており、周りとは区別される。この高密度欠陥領域を有して成長させることにより、その周りのファセット面を埋め込むことなく、ファセット面を維持して成長を進行することができる。この高密度欠陥領域は、下地基板の上にGaNを結晶成長させる際に、高密度欠陥領域を形成する場所に、種をあらかじめ形成しておくことにより、発生させることができる。その種としては、非晶質あるいは多結晶の層を形成する。その上から、GaNを成長させることで、ちょうどその種の領域に、高密度欠陥領域を形成することができる。このGaN基板1の具体的な製造方法は次のとおりである。まず、下地基板を用意する。この下地基板としては種々の基板を用いることができ、一般的なサファイア基板でもよいが、後工程で除去することを考慮すると、除去しやすいGaN基板などを用いることが好ましい。そして、この下地基板の上に、例えば $\text{SiO}_2$ 膜からなる種を形成する。この種の形状は、例えばドット状またはストライプ状とすることができる。この種は規則正しく、多数個形成することができる。より具体的に

は、この場合、種は、図6に示す領域Bの配置に対応した配置で形成する。その後、例えばハイドライド気相エピタキシー（HVPE）により、GaNを厚膜成長させる。成長後、GaNの厚膜層の表面には、種のパターン形状に応じたファセット面が形成される。この第1の実施形態のように種がドット状のパターンの場合は、ファセット面からなるピットが規則正しく形成される。一方、種がストライプ状のパターンの場合は、プリズム状のファセット面が形成される。その後、下地基板を除去し、さらにGaNの厚膜層を研削加工、研磨加工し、表面を平坦化する。これによって、GaN基板1を製造することができる。ここで、GaN基板1の厚さは、自由に設定することができる。このようにして製造されたGaN基板1は、C面が主面であり、その中に、所定のサイズのドット状（あるいはストライプ状）の高密度欠陥領域、すなわち領域Bが規則正しく形成された基板となっている。領域B以外の単結晶領域、すなわち領域Aは、領域Bに比べて低転位密度となっている。

【0240】この第1の実施形態においては、図6に示すGaN基板1上に、図7に示すような形状および配置で素子領域2（太い実線で囲まれた一区画）を画定する。そして、GaN基板1上にレーザ構造を形成するGaN系半導体層を成長させ、レーザストライプの形成、電極の形成などの必要なプロセスを実行してレーザ構造を形成した後、素子領域の輪郭線に沿って、レーザ構造が形成されたGaN基板1のスクライビングを行うことにより個々のGaN系半導体レーザチップに分離する。

【0241】図8においては、グレーの長方形が一つのGaN系半導体レーザを表し、その中央付近に描かれた直線がレーザストライプ3であり、これが発光領域の位置に相当する。さらに、それらが連なった破線で描かれた長方形がレーザバー4を表して、このレーザバー4の長辺が共振器端面に相当する。

【0242】図8に示す例においては、GaN系半導体レーザのサイズが例えば $600\mu\text{m}\times 346\mu\text{m}$ であり、横方向（長辺方向）は領域Bを結ぶ直線に沿って、縦方向（短辺方向）は領域Bを通らない直線に沿って、それぞれ基板のスクライビングを行うことによってそのサイズのGaN系半導体レーザに分離する。

【0243】この場合、領域Bは各GaN系半導体レーザの長辺の端面部分にのみ存在することになるので、レーザストライプ3が短辺の midpoint を結ぶ直線の近傍に位置するように素子の設計を行うことにより、領域Bの影響が発光領域に及ぶことを避けることができる。共振器のミラーについては、図8中の縦方向の直線に沿って、劈開などにより基板のスクライビングを行うことにより端面に形成されるが、その直線が領域Bを通らないので、領域Bにおける転位の影響を受けることはない。したがって、発光特性が良く、信頼性が高いGaN系半導体レーザを得ることができる。

【0244】Ga N系半導体レーザの具体的な構造および製造プロセスの一例を挙げると、次のとおりである。ここでは、リッジ構造およびSCH (Separate Confinement Heterostructure) 構造を有するGa N系半導体レーザについて説明する。

【0245】すなわち、図9に示すように、まず、Ga N基板1の表面をサーマルクリーニングなどにより清浄化した後、その上にMOCVD法により、n型Ga Nバッファ層5、n型Al Ga Nクラッド層6、n型Ga N光導波層7、アンドープの $Ga_{1-x}In_xN/Ga_{1-y}In_yN$ 多重量子井戸構造の活性層8、アンドープIn Ga N劣化防止層9、p型Al Ga Nキャップ層10、p型Ga N光導波層11、p型Al Ga Nクラッド層12およびp型Ga Nコンタクト層13を順次エピタキシャル成長させる。

【0246】ここで、n型Ga Nバッファ層5は厚さが例えば $0.05\mu m$ であり、n型不純物として例えばSiがドーブされている。n型Al Ga Nクラッド層6は厚さが例えば $1.0\mu m$ であり、n型不純物として例えばSiがドーブされ、Al組成は例えば0.08である。n型Ga N光導波層7は厚さが例えば $0.1\mu m$ であり、n型不純物として例えばSiがドーブされている。アンドープ $In_xGa_{1-x}N/In_yGa_{1-y}N$ 多重量子井戸構造の活性層8は、例えば、井戸層としての $In_xGa_{1-x}N$ 層の厚さが $3.5nm$ で $x=0.14$ 、障壁層としての $In_yGa_{1-y}N$ 層の厚さが $7nm$ で $y=0.02$ 、井戸数が3である。

【0247】アンドープIn Ga N劣化防止層9は、活性層8に接している面から、p型Al Ga Nキャップ層9に接している面に向かってIn組成が徐々に単調減少するグレーディッド構造を有し、活性層8に接している面におけるIn組成は活性層8の障壁層としての $In_yGa_{1-y}N$ 層のIn組成 $y$ と一致しており、p型Al Ga Nキャップ層10に接している面におけるIn組成は0となっている。このアンドープIn Ga N劣化防止層9の厚さは例えば $20nm$ である。

【0248】p型Al Ga Nキャップ層10は厚さが例えば $10nm$ であり、p型不純物として例えばマグネシウム(Mg)がドーブされている。このp型Al Ga Nキャップ層10のAl組成は例えば0.2である。このp型Al Ga Nキャップ層10は、p型Ga N光導波層11、p型Al Ga Nクラッド層12およびp型Ga Nコンタクト層13の成長時に活性層8からInが脱離して劣化するのを防止するとともに、活性層8からのキャリア(電子)のオーバーフローを防止するためのものである。p型Ga N光導波層11は厚さが例えば $0.1\mu m$ であり、p型不純物として例えばMgがドーブされている。p型Al Ga Nクラッド層12は厚さが例えば $0.5\mu m$ であり、p型不純物として例えばMgがドーブされ、Al組成は例えば0.08である。p型Ga N

コンタクト層13は厚さが例えば $0.1\mu m$ であり、p型不純物として例えばMgがドーブされている。

【0249】また、Inを含まない層であるn型Ga Nバッファ層5、n型Al Ga Nクラッド層6、n型Ga N光導波層7、p型Al Ga Nキャップ層10、p型Ga N光導波層11、p型Al Ga Nクラッド層12およびp型Ga Nコンタクト層13の成長温度は例えば $1000^\circ C$ 程度とし、Inを含む層である $Ga_{1-x}In_xN/Ga_{1-y}In_yN$ 多重量子井戸構造の活性層8の成長温度は例えば $700\sim 800^\circ C$ 、例えば $730^\circ C$ とする。アンドープIn Ga N劣化防止層9の成長温度は、成長開始時点は活性層8の成長温度と同じく例えば $730^\circ C$ に設定し、その後例えば直線的に上昇させ、成長終了時点でp型Al Ga Nキャップ層10の成長温度と同じく例えば $835^\circ C$ になるようにする。

【0250】これらのGa N系半導体層の成長原料は、例えば、Gaの原料としてはトリメチルガリウム( $(CH_3)_3Ga$ 、TMG)、Alの原料としてはトリメチルアルミニウム( $(CH_3)_3Al$ 、TMA)、Inの原料としてはトリメチルインジウム( $(CH_3)_3In$ 、TMI)を、Nの原料としては $NH_3$ を用いる。また、キャリアガスとしては、例えば、 $H_2$ を用いる。ドーパントについては、n型ドーパントとしては例えばモノシラン( $SiH_4$ )を、p型ドーパントとしては例えばビス=メチルシクロペンタジエニルマグネシウム( $(CH_3C_5H_4)_2Mg$ )あるいはビス=シクロペンタジエニルマグネシウム( $(C_5H_5)_2Mg$ )を用いる。

【0251】次に、上述のようにしてGa N系半導体層を成長させたGa N基板1をMOCVD装置から取り出す。そして、p型Ga Nコンタクト層13の全面に例えばCVD法、真空蒸着法、スパッタリング法などにより例えば厚さが $0.1\mu m$ の $SiO_2$ 膜(図示せず)を形成した後、この $SiO_2$ 膜上にリソグラフィーによりリッジ部の形状に対応した所定形状のレジストパターン(図示せず)を形成し、このレジストパターンをマスクとして、例えばフッ酸系のエッチング液を用いたウエットエッチング、または、 $CF_4$ や $CHF_3$ などのフッ素を含むエッチングガスを用いたRIE法により $SiO_2$ 膜をエッチングし、リッジ部に対応する形状とする。

【0252】次に、この $SiO_2$ 膜をマスクとしてRIE法によりp型Al Ga Nクラッド層12の厚さ方向の所定の深さまでエッチングを行うことにより、図10に示すように、 $\langle 1-100 \rangle$ 方向に延在するリッジ14を形成する。このリッジ14の幅は例えば $3\mu m$ である。このRIEのエッチングガスとしては例えば塩素系ガスを用いる。

【0253】次に、エッチングマスクとして用いた $SiO_2$ 膜をエッチング除去した後、基板全面に例えばCVD法、真空蒸着法、スパッタリング法などにより例えば

厚さが $0.3\mu\text{m}$ の $\text{SiO}_2$ 膜のような絶縁膜15を成膜する。この絶縁膜15は電気絶縁および表面保護のためのものである。

【0254】次に、リソグラフィによりp側電極形成領域を除いた領域の絶縁膜15の表面を覆うレジストパターン（図示せず）を形成する。次に、このレジストパターンをマスクとして絶縁膜15をエッチングすることにより、開口15aを形成する。

【0255】次に、レジストパターンを残したままの状態、基板全面に例えば真空蒸着法により例えばPd膜、Pt膜およびAu膜を順次形成した後、レジストパターンをその上に形成されたPd膜、Pt膜およびAu膜とともに除去する（リフトオフ）。これによって、絶縁膜15の開口15aを通じてp型GaNコンタクト層13にコンタクトしたp側電極16が形成される。ここで、このp側電極16を構成するPd膜、Pt膜およびAu膜の厚さは例えばそれぞれ10nm、100nmおよび300nmとする。次に、p側電極16をオーミック接触させるためのアロイ処理を行う。

【0256】次に、GaN基板1の裏面に例えば真空蒸着法により例えばTi膜、Pt膜およびAu膜を順次形成し、Ti/Pt/Au構造のn側電極17を形成する。ここで、このn側電極17を構成するTi膜、Pt膜およびAu膜の厚さは例えばそれぞれ10nm、50nmおよび100nmとする。次に、n側電極17をオーミック接触させるためのアロイ処理を行う。

【0257】次に、素子領域2の輪郭線に沿って、上述のようにしてレーザ構造が形成されたGaN基板1のスクライビングを劈開により行ってレーザバー4に加工して両共振器端面を形成する。次に、これらの共振器端面に端面コーティングを施した後、再びこのレーザバー4のスクライビングを劈開などにより行ってチップ化する。以上により、図11に示すように、目的とするリッジ構造およびSCH構造を有するGaN系半導体レーザが製造される。

【0258】以上のように、この第1の実施形態によれば、平均転位密度が低い領域Aの中に平均転位密度が高い領域Bが六方格子状に周期的に配列しているGaN基板1上に領域Bを実質的に含まないように素子領域2を画定した上で、このGaN基板1上にレーザ構造を形成するGaN系半導体層を成長させているので、このGaN系半導体層にGaN基板1の領域Bから転位などの欠陥が伝播しても、素子領域2上のGaN系半導体層にはその影響が及ばないようにすることができる。そして、GaN系半導体層を成長させた後にリッジ14の形成、p側電極16およびn側電極17の形成などを行った後、素子領域2の輪郭線に沿って、レーザ構造が形成されたGaN基板1のスクライビングを行うことにより個々のGaN系半導体レーザチップに分離しているので、このGaN系半導体レーザチップにはGaN基板1から

引き継がれる転位はほとんど存在しない。このため、発光特性が良好で、信頼性が高く長寿命のGaN系半導体レーザを実現することができる。

【0259】加えて、この第1の実施形態によれば、活性層8に接してアンドープInGaN劣化防止層9が設けられ、このアンドープInGaN劣化防止層9に接してp型AlGaNキャップ層10が設けられているので、アンドープInGaN劣化防止層9により、p型AlGaNキャップ層10により活性層8に発生する応力を大幅に緩和できるとともに、p型層のp型ドーパントとして用いられるMgが活性層7に拡散するのを有効に抑制することができる。

【0260】次に、この発明の第2の実施形態について説明する。図12に示すように、この第2の実施形態においては、第1の実施形態と異なり、長方形の素子領域2の輪郭線は、その長辺および短辺とも、領域Bの中心同士を結ぶ直線からなる。この場合も、レーザストライプ3の位置は、素子領域2の短辺の中点同士を結ぶ線とする。こうすることにより、領域Bの影響が発光領域に及ぶことを避けることができる。

【0261】この第2の実施形態においては、領域Bの中心同士を結ぶ直線からなる、素子領域2の輪郭線に沿って劈開によりスクライビングを行うことにより共振器のミラーが形成されることが第1の実施形態と異なっている。ここで、領域Bは転位が多いので、領域Aよりも壊れやすいと考えられる。したがって、領域B同士を結ぶ直線に沿ってスクライビングを行うと、領域Bがいわばミシン目のような役割を果たして領域Aの部分もきれいに劈開される。この際、領域Bの部分の端面は転位が多いため、必ずしも平坦にならないが、その間の領域Aの部分の端面は平坦となる。図13に端面の形状を概念的に示す。

【0262】平坦性が必要とされるのは、レーザストライプ2の端面部分であるが、図12に示すような配置であれば、領域Bの部分の端面は発光特性などに悪影響を及ぼさない。上記以外のことは第1の実施形態と同様であるので、説明を省略する。この第2の実施形態によっても、第1の実施形態と同様な利点を得ることができる。

【0263】次に、この発明の第3の実施形態について説明する。この第3の実施形態においては、図14に示すように、GaN基板1において、平均転位密度が低い結晶からなる領域Aの中に平均転位密度が高い結晶からなる領域Bが長方形格子状に周期的に配列している。そして、領域Bがその四つの角部に位置するこの一つの長方形を素子領域2とする。この場合、長方形の長辺方向の最近接の領域B同士を結ぶ直線はGaNの〈1-10〉方向と一致し、短辺方向の最近接の領域B同士を結ぶ直線はGaNの〈11-20〉方向と一致している。

【0264】長方形格子の長辺方向の領域Bの配列周期

は例えば $600\mu\text{m}$ 、短辺方向の領域Bの配列周期は例えば $400\mu\text{m}$ であり、この場合、素子領域2のサイズは $600\mu\text{m}\times 400\mu\text{m}$ となる。素子領域2のレーザストライプ3は長方形格子の短辺方向の辺の中点を結ぶ直線上とする。上記以外のことは第1の実施形態と同様であるので、説明を省略する。この第3の実施形態によっても、第1の実施形態と同様な利点を得ることができる。

【0265】次に、この発明の第4の実施形態について説明する。この第4の実施形態においては、図15に示すように、Ga N基板1の領域Aの中に領域Bが六方格子状に周期的に配列していることは第1の実施形態と同様であるが、領域Aと領域Bとの間に、領域Aの平均転位密度と領域Bの平均転位密度との中間的な平均転位密度の領域Cが遷移領域として形成されていることが第1の実施形態と異なる。具体的には、領域Aの平均転位密度は $2\times 10^6\text{ cm}^{-2}$ 以下、領域Bの平均転位密度は $1\times 10^8\text{ cm}^{-2}$ 以上、領域Cの平均転位密度は $1\times 10^8\text{ cm}^{-2}$ より小さく、 $2\times 10^6\text{ cm}^{-2}$ より大きい。領域Bの配列周期（最近接の領域Bの中心同士の間隔）は例えば $300\mu\text{m}$ 、その直径は例えば $20\mu\text{m}$ である。また、領域Cの直径は例えば $120\mu\text{m}$ である。

【0266】この場合、第1の実施形態と異なり、長方形の素子領域2の輪郭線は、その長辺および短辺とも、領域Bの中心同士を結ぶ直線からなる。素子領域2のサイズは例えば $600\mu\text{m}\times 260\mu\text{m}$ である。この場合も、レーザストライプ3の位置は、素子領域2の短辺の中点同士を結ぶ線上とするが、このレーザストライプ3は領域Bおよび領域Cとも含まない。こうすることにより、領域Bおよび領域Cの影響が発光領域に及ぶことを避けることができる。上記以外のことは第1の実施形態と同様であるので、説明を省略する。この第4の実施形態によっても、第1の実施形態と同様な利点を得ることができる。

【0267】次に、この発明の第5の実施形態について説明する。この第5の実施形態においては、図16に示すように、Ga N基板1の領域Aの中に領域Bが六方格子状に周期的に配列していることは第1の実施形態と同様であるが、領域Aと領域Bとの間に、領域Aの平均転位密度と領域Bの平均転位密度との中間的な平均転位密度の領域Cが遷移領域として形成されていることが第1の実施形態と異なる。具体的には、領域Aの平均転位密度は $2\times 10^6\text{ cm}^{-2}$ 以下、領域Bの平均転位密度は $1\times 10^8\text{ cm}^{-2}$ 以上、領域Cの平均転位密度は $1\times 10^8\text{ cm}^{-2}$ より小さく、 $2\times 10^6\text{ cm}^{-2}$ より大きい。領域Bの配列周期（最近接の領域Bの中心同士の間隔）は例えば $400\mu\text{m}$ 、その直径は例えば $20\mu\text{m}$ である。また、領域Cの直径は例えば $120\mu\text{m}$ である。

【0268】この場合、第1の例においては、第1の実施形態と異なり、長方形の素子領域2の短辺方向の輪郭

線は領域Bの中心同士を結ぶ直線からなるが、長辺方向の輪郭線は最近接の領域Bの中心同士を結ぶ直線から例えば $23\mu\text{m}$ 離れている。この場合、素子領域2のサイズは例えば $400\mu\text{m}\times 300\mu\text{m}$ である。この場合も、レーザストライプ3の位置は、素子領域2の短辺の中点同士を結ぶ線上とするが、このレーザストライプ3は領域Bおよび領域Cとも含まない。こうすることにより、領域Bおよび領域Cの影響が発光領域に及ぶことを避けることができる。

【0269】一方、第2の例においては、長方形の素子領域2の長辺方向の輪郭線は〈1-100〉方向の最近接の領域Bの中心同士を結ぶ直線から例えば $23\mu\text{m}$ 離れており、短辺方向の輪郭線は〈11-20〉方向の最近接の領域Bの中心同士を結ぶ直線から例えば $100\mu\text{m}$ 離れている。この場合も、素子領域2のサイズは例えば $400\mu\text{m}\times 300\mu\text{m}$ である。レーザストライプ3の位置は、素子領域2の短辺の中点同士を結ぶ線上とするが、このレーザストライプ3は領域Bおよび領域Cとも含まない。こうすることにより、領域Bおよび領域Cの影響が発光領域に及ぶことを避けることができる。上記以外のことは第1の実施形態と同様であるので、説明を省略する。この第5の実施形態によっても、第1の実施形態と同様な利点を得ることができる。

【0270】次に、この発明の第6の実施形態について説明する。この第6の実施形態においては、Ga N基板1の領域Aの中に領域Bが六方格子状に周期的に配列していることは第1の実施形態と同様であるが、この場合、図17に示すように、〈1-100〉方向の最近接の領域Bの中心同士を結ぶ間隔が長方形の素子領域2の短辺の長さの2倍に設定されており、具体的には例えば $700\mu\text{m}$ に設定されている。〈1-100〉方向の最近接の領域Bのこの素子領域2の短辺方向の輪郭線は〈11-20〉方向の最近接の領域Bの中心同士を結ぶ直線からなり、長辺方向の輪郭線は〈1-100〉方向の最近接の領域Bの中心同士を結ぶ直線からなる。この場合、素子領域2のサイズは例えば $606\mu\text{m}\times 350\mu\text{m}$ である。レーザストライプ3の位置は、素子領域2の短辺の中点同士を結ぶ線上とするが、このレーザストライプ3は領域Bを含まない。こうすることにより、領域Bの影響が発光領域に及ぶことを避けることができる。上記以外のことは第1の実施形態と同様であるので、説明を省略する。この第6の実施形態によっても、第1の実施形態と同様な利点を得ることができる。

【0271】次に、この発明の第7の実施形態について説明する。図18に示すように、この第7の実施形態においては、素子領域2に、レーザストライプ3が互いに平行に二つ形成される。この素子領域2の輪郭線に沿ってスクライビングを行うことにより得られるGa N系半導体レーザチップを図19に示す。上記以外のことは第1の実施形態と同様であるので、説明を省略する。この

第7の実施形態によれば、マルチビームのGaN系半導体レーザにおいて第1の実施形態と同様な利点を得ることができる。

【0272】次に、この発明の第8の実施形態について説明する。図20に示すように、この第8の実施形態においては、素子領域2にレーザストライプ3が形成されるのは第1の実施形態と同様であるが、この場合、このレーザストライプ3の幅は第1の実施形態に比べてずっと大きく選ばれている。具体的には、このレーザストライプ3の幅は、長方形の素子領域2の短辺の長さを $a$ 、領域Bの直径を $d$ とすると、最大限 $a-d$ とすることができるが、レーザストライプ3は領域Bから少なくとも $1\mu\text{m}$ 以上離すのが望ましいので、これを考慮すると、レーザストライプ3の幅の上限は $a-d-2\mu\text{m}$ となる。例えば、 $a=346\mu\text{m}$ 、 $d=20\mu\text{m}$ である場合には、レーザストライプ3の幅の上限は $346-20-2=324\mu\text{m}$ となる。一つの例を挙げれば、レーザストライプ3の幅を $200\mu\text{m}$ とする。このとき、素子領域2の輪郭線に沿ってスクライビングを行うことにより得られるGaN系半導体レーザチップを図21に示す。上記以外のことは第1の実施形態と同様であるので、説明を省略する。この第8の実施形態によれば、レーザストライプ3の幅が極めて大きい超高出力のGaN系半導体レーザにおいて第1の実施形態と同様な利点を得ることができる。

【0273】次に、この発明の第9の実施形態について説明する。図22はこの第9の実施形態において用いるGaN基板を示す平面図である。図22に示すように、この第9の実施形態においては、領域Bがレーザストライプ3に含まれないように素子領域2が画定される。ここで、レーザストライプ3は領域Bから $50\mu\text{m}$ 以上離れている。この場合、素子領域2には2個の領域Bが含まれることになる。上記以外のことは第1の実施形態と同様であるので、説明を省略する。この第9の実施形態によれば、第1の実施形態と同様な利点を得ることができる。

【0274】次に、この発明の第10の実施形態について説明する。図23はこの第10の実施形態において用いるGaN基板を示す平面図である。このGaN基板1はn型でC面方位である。ただし、GaN基板1はR面、A面またはM面方位のものであってもよい。このGaN基板1においては、平均転位密度が低い結晶からなる領域Aの中に平均転位密度が高い結晶からなる領域BがGaNの〈11-20〉方向に例えば $400\mu\text{m}$ 間隔で周期的に配列し、〈11-20〉方向と直交する〈1-100〉方向に例えば $20\sim100\mu\text{m}$ 間隔で周期的に配列している。ただし、〈11-20〉方向と〈1-100〉方向とを入れ替えてもよい。

【0275】この第10の実施形態においては、図24に示すように、レーザストライプ3に平行な一対の端面

が〈1-100〉方向の領域Bの列を通り、かつ、レーザストライプ3がこの領域Bの列の間の領域の中央付近に位置するように素子領域2が画定される。この場合、素子領域2には領域Bの列は実質的に含まれない。上記以外のことは第1の実施形態と同様であるので、説明を省略する。この第10の実施形態によれば、第1の実施形態と同様な利点を得ることができる。

【0276】次に、この発明の第11の実施形態について説明する。図25に示すように、この第11の実施形態においては、第10の実施形態と同様なGaN基板1を用いるが、レーザストライプ3に平行な一つの端面が〈1-100〉方向の領域Bの列を通り、他方の端面がこの領域Bの列から離れた位置を通る点で、第10の実施形態と異なる。この場合、素子領域2には領域Bの列は実質的に含まれない。上記以外のことは第10および第1の実施形態と同様であるので、説明を省略する。この第11の実施形態によれば、第1の実施形態と同様な利点を得ることができる。

【0277】次に、この発明の第12の実施形態について説明する。図26に示すように、この第12の実施形態においては、第10の実施形態と同様なGaN基板1を用いるが、レーザストライプ3に平行な一対の端面がいずれも〈1-100〉方向の領域Bの列の間に位置し、かつ、レーザストライプ3がこの領域Bの列の間の領域の中央付近に位置するように素子領域2が画定される点で、第10の実施形態と異なる。この場合、素子領域2には領域Bの列は実質的に含まれない。上記以外のことは第10および第1の実施形態と同様であるので、説明を省略する。この第12の実施形態によれば、第1の実施形態と同様な利点を得ることができる。

【0278】次に、この発明の第13の実施形態について説明する。図27に示すように、この第13の実施形態においては、第10の実施形態と同様なGaN基板1を用いるが、レーザストライプ3に平行な一つの端面が〈1-100〉方向の領域Bの列を通り、他方の端面がこの領域Bの列に直ぐ隣接する領域Bの列とその次の領域Bの列との間に位置し、かつ、レーザストライプ3が領域Bの列から $50\mu\text{m}$ 以上離れた位置を通る点で、第10の実施形態と異なる。この場合、素子領域2には領域Bの列は1本含まれる。上記以外のことは第10および第1の実施形態と同様であるので、説明を省略する。この第13の実施形態によれば、第1の実施形態と同様な利点を得ることができる。

【0279】次に、この発明の第14の実施形態について説明する。図28に示すように、この第14の実施形態においては、第10の実施形態と同様なGaN基板1を用いるが、レーザストライプ3に平行な一つの端面が〈1-100〉方向の領域Bの列から離れた位置を通り、他方の端面がこの領域Bの列に直ぐ隣接する領域Bの列とその次の領域Bの列との間に位置し、かつ、レー



ザストライプ3が領域Bの列から $50\mu\text{m}$ 以上離れた位置を通る点で、第10の実施形態と異なる。この場合、素子領域2には領域Bの列は1本含まれる。上記以外のことは第10および第1の実施形態と同様であるので、説明を省略する。この第14の実施形態によれば、第1の実施形態と同様な利点を得ることができる。

【0280】次に、この発明の第15の実施形態について説明する。図29はこの第15の実施形態において用いるGaN基板1を示す平面図である。このGaN基板1は、領域BがGaNの〈11-20〉方向に例えば200 $\mu\text{m}$ 間隔で周期的に配列していることを除いて、第10の実施形態において用いたGaN基板1と同様である。この場合、素子領域2には領域Bの列は2本含まれる。

【0281】図29に示すように、この第15の実施形態においては、レーザストライプ3が隣接する領域Bの列の間の領域の中央付近に位置し、かつ、レーザストライプ3に平行な一対の端面がこれらの領域Bの列とそれらの直ぐ外側の領域Bの列との間の領域の中央付近に位置する。上記以外のことは第10および第1の実施形態と同様であるので、説明を省略する。この第15の実施形態によれば、第1の実施形態と同様な利点を得ることができる。

【0282】次に、この発明の第16の実施形態について説明する。図30はこの第16の実施形態において用いるGaN基板を示す平面図である。このGaN基板1はn型でC面方位である。ただし、GaN基板1はR面、A面またはM面方位のものであってもよい。このGaN基板1においては、平均転位密度が低い結晶からなる領域Aの中に、平均転位密度が高い結晶からなり、GaNの〈1-100〉方向に線状に延在する領域Bが〈1-100〉方向と直交する〈11-20〉方向に例えば400 $\mu\text{m}$ 間隔で周期的に配列している。ただし、〈1-100〉方向と〈11-20〉方向とを入れ替えてもよい。

【0283】この第16の実施形態においては、図31に示すように、レーザストライプ3に平行な一対の端面が領域Bを通り、かつ、レーザストライプ3がこの領域Bの間の領域の中央付近に位置するように素子領域2が画定される。この場合、素子領域2には領域Bの列は実質的に含まれない。上記以外のことは第1の実施形態と同様であるので、説明を省略する。この第16の実施形態によれば、第1の実施形態と同様な利点を得ることができる。

【0284】次に、この発明の第17の実施形態について説明する。図32に示すように、この第17の実施形態においては、第16の実施形態と同様なGaN基板1を用いるが、レーザストライプ3に平行な一つの端面が領域Bを通り、他方の端面がこの領域Bの列から離れた位置を通る点で、第16の実施形態と異なる。この場

合、素子領域2には領域Bの列は実質的に含まれない。上記以外のことは第16および第1の実施形態と同様であるので、説明を省略する。この第17の実施形態によれば、第1の実施形態と同様な利点を得ることができる。

【0285】次に、この発明の第18の実施形態について説明する。図33に示すように、この第18の実施形態においては、第16の実施形態と同様なGaN基板1を用いるが、レーザストライプ3に平行な一対の端面がいずれも領域Bの間に位置し、かつ、レーザストライプ3がこの領域Bの間の領域の中央付近に位置するように素子領域2が画定される点で、第16の実施形態と異なる。この場合、素子領域2には領域Bの列は実質的に含まれない。上記以外のことは第16および第1の実施形態と同様であるので、説明を省略する。この第18の実施形態によれば、第1の実施形態と同様な利点を得ることができる。

【0286】次に、この発明の第19の実施形態について説明する。図34に示すように、この第19の実施形態においては、第16の実施形態と同様なGaN基板1を用いるが、レーザストライプ3に平行な一つの端面が領域Bを通り、他方の端面がこの領域Bの列に直ぐ隣接する領域Bとその次の領域Bとの間に位置し、かつ、レーザストライプ3が領域Bから $50\mu\text{m}$ 以上離れた位置を通る点で、第16の実施形態と異なる。この場合、素子領域2には領域Bは1本含まれる。上記以外のことは第16および第1の実施形態と同様であるので、説明を省略する。この第19の実施形態によれば、第1の実施形態と同様な利点を得ることができる。

【0287】次に、この発明の第20の実施形態について説明する。図35に示すように、この第20の実施形態においては、第16の実施形態と同様なGaN基板1を用いるが、レーザストライプ3に平行な一つの端面が領域Bから離れた位置を通り、他方の端面がこの領域Bに直ぐ隣接する領域Bとその次の領域Bとの間に位置し、かつ、レーザストライプ3が領域Bから $50\mu\text{m}$ 以上離れた位置を通る点で、第16の実施形態と異なる。この場合、素子領域2には領域Bの列は1本含まれる。上記以外のことは第16および第1の実施形態と同様であるので、説明を省略する。この第20の実施形態によれば、第1の実施形態と同様な利点を得ることができる。

【0288】次に、この発明の第21の実施形態について説明する。図36はこの第21の実施形態において用いるGaN基板1を示す平面図である。このGaN基板1は、領域BがGaNの〈11-20〉方向に例えば200 $\mu\text{m}$ 間隔で周期的に配列していることを除いて、第16の実施形態において用いたGaN基板1と同様である。この場合、素子領域2には領域Bの列は2本含まれる。

【0289】図36に示すように、この第21の実施形態においては、レーザストライプ3が隣接する領域Bの間の領域の中央付近に位置し、かつ、レーザストライプ3に平行な一対の端面がこれらの領域Bとそれらの直ぐ外側の領域Bとの間の領域の中央付近に位置する。上記以外のことは第16および第1の実施形態と同様であるので、説明を省略する。この第21の実施形態によれば、第1の実施形態と同様な利点を得ることができる。

【0290】以上、この発明の実施形態について具体的に説明したが、この発明は、上述の実施形態に限定されるものではなく、この発明の技術的思想に基づく各種の変形が可能である。

【0291】例えば、上述の実施形態において挙げた数値、構造、基板、原料、プロセスなどはあくまでも例に過ぎず、必要に応じて、これらと異なる数値、構造、基板、原料、プロセスなどを用いてもよい。

【0292】具体的には、例えば、上述の実施形態においては、レーザ構造を形成するn型層を基板上に最初に積層し、その上にp型層を積層しているが、これと積層順序を逆にし、基板上に最初にp型層を積層し、その上にn型層を積層した構造としてもよい。

【0293】また、上述の実施形態においては、この発明をSCH構造のGaN系半導体レーザの製造に適用した場合について説明したが、この発明は、例えば、DH (Double Heterostructure) 構造のGaN系半導体レーザの製造に適用してもよいことはもちろん、GaN系発光ダイオードの製造に適用してもよく、さらにはGaN系FETやGaN系ヘテロ接合バイポーラトランジスタ (HBT) などの窒化物系III-V族化合物半導体を用いた電子走行素子に適用してもよい。

【0294】さらに、上述の実施形態においては、MOCVD法により成長を行う際のキャリアガスとしてH<sub>2</sub>ガスを用いているが、必要に応じて、他のキャリアガス、例えばH<sub>2</sub>とN<sub>2</sub>あるいはHe、Arガスなどとの混合ガスを用いてもよい。また、上述の実施形態においては、劈開により共振器端面を形成しているが、共振器端面は例えばRIEのようなドライエッチングにより形成してもよい。

【0295】

【発明の効果】以上説明したように、この発明によれば、第1の領域より平均転位密度が高い、あるいは平均欠陥密度が高い、あるいは結晶性が悪い第2の領域が実質的に含まれないように、あるいは第2の領域が素子の活性領域に含まれないように窒化物系III-V族化合物半導体基板、あるいは半導体基板、あるいは基板上に素子領域を画定するようにしているので、基板のスクライビングにより得られるチップには転位などの欠陥がほとんど存在しないようにすることができる。このため、発光特性などの特性が良好で信頼性も高く長寿命の半導体発光素子あるいは特性が良好で信頼性も高く長寿命の

半導体素子あるいは特性が良好で信頼性も高く長寿命の各種の素子を実現することができる。

【図面の簡単な説明】

【図1】この発明の実施形態の要点を説明するための斜視図および断面図である。

【図2】この発明の実施形態の要点を説明するための平面図である。

【図3】この発明の実施形態の要点を説明するための平面図である。

【図4】この発明の実施形態の要点を説明するための平面図である。

【図5】この発明の実施形態の要点を説明するための平面図である。

【図6】この発明の第1の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図7】この発明の第1の実施形態において用いるGaN基板の高欠陥領域の近傍における転位密度の分布の一例を示す略線図である。

【図8】この発明の第1の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図9】この発明の第1の実施形態によるGaN系半導体レーザの製造方法を説明するための断面図である。

【図10】この発明の第1の実施形態によるGaN系半導体レーザの製造方法を説明するための断面図である。

【図11】この発明の第1の実施形態によるGaN系半導体レーザの製造方法を説明するための断面図である。

【図12】この発明の第2の実施形態によるGaN系半導体レーザの製造方法を説明するための断面図である。

【図13】この発明の第2の実施形態によるGaN系半導体レーザの製造方法においてスクライビングにより得られるチップの端面を示す略線図である。

【図14】この発明の第3の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図15】この発明の第4の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図16】この発明の第5の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図17】この発明の第6の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図18】この発明の第7の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図19】この発明の第7の実施形態により製造されたGaN系半導体レーザを示す断面図である。

【図20】この発明の第8の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図21】この発明の第8の実施形態により製造されたGaN系半導体レーザを示す断面図である。

【図22】この発明の第9の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図23】この発明の第10の実施形態によるGaN系

半導体レーザの製造方法を説明するための平面図である。

【図24】この発明の第10の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図25】この発明の第11の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図26】この発明の第12の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図27】この発明の第13の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図28】この発明の第14の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図29】この発明の第15の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図30】この発明の第16の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図31】この発明の第16の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図32】この発明の第17の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図33】この発明の第18の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図34】この発明の第19の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

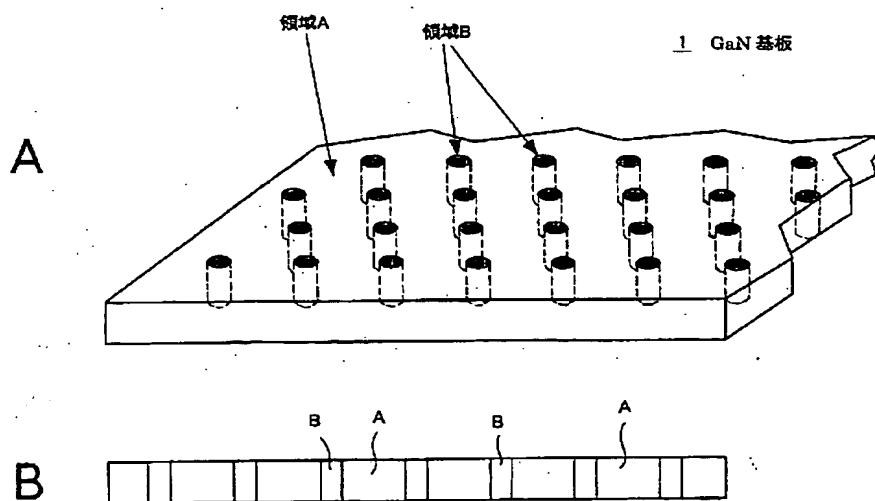
【図35】この発明の第20の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

【図36】この発明の第21の実施形態によるGaN系半導体レーザの製造方法を説明するための平面図である。

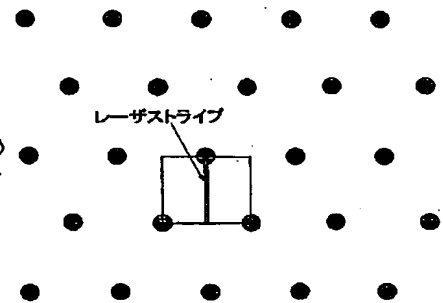
#### 【符号の説明】

1・・・GaN基板、2・・・素子領域、3・・・レーザストライプ、5・・・n型GaNバッファ層、6・・・n型AlGaNクラッド層、7・・・n型GaN光導波層、8・・・活性層、9・・・アンドープInGaN劣化防止層、10・・・p型AlGaNキャップ層、11・・・p型GaN光導波層、12・・・p型AlGaNクラッド層、13・・・p型GaNコンタクト層、14・・・リッジ、15・・・絶縁膜、16・・・n側電極、17・・・p側電極

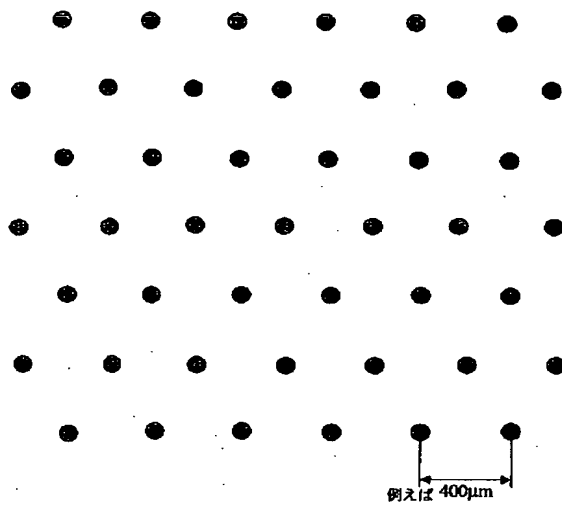
【図1】



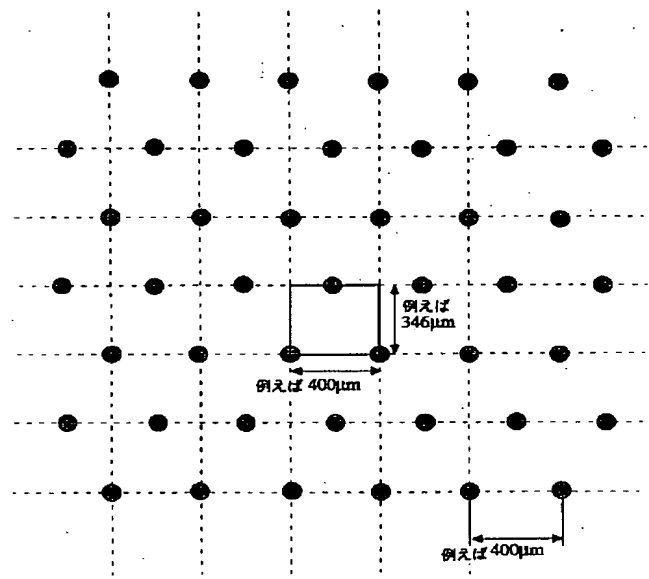
【図5】



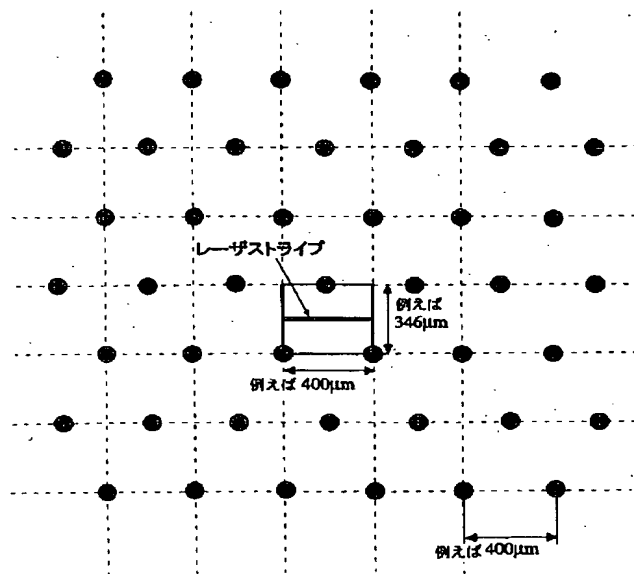
【図2】



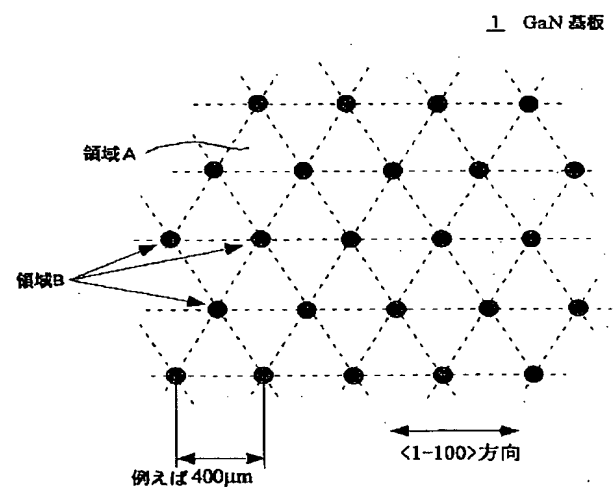
【図3】



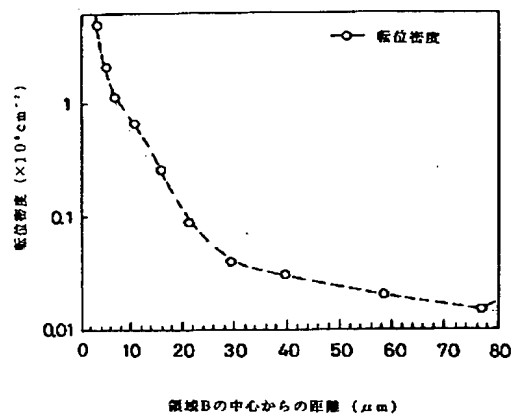
【図4】



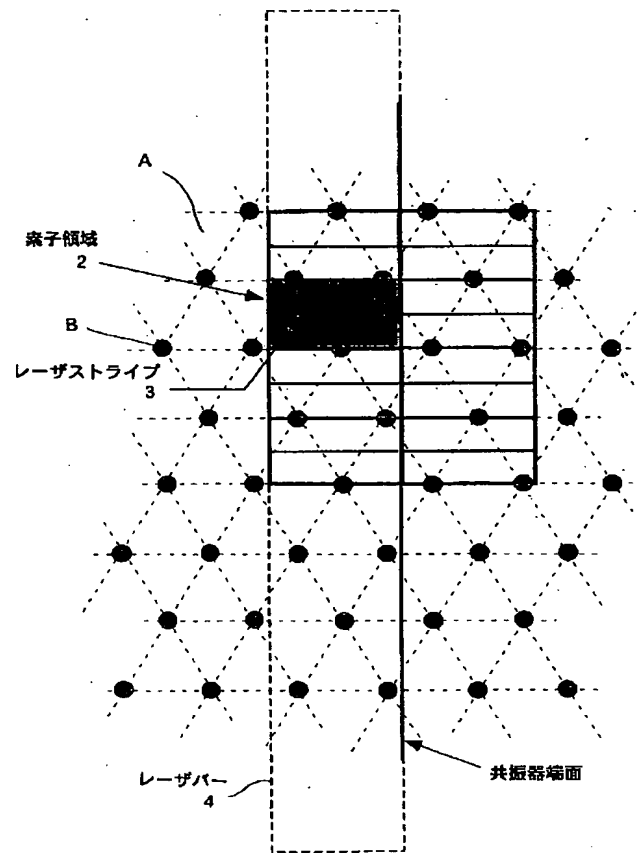
【図6】



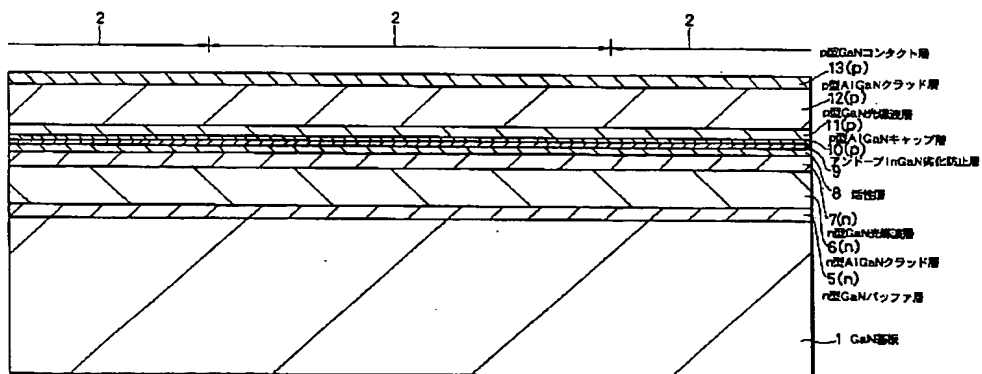
【図7】



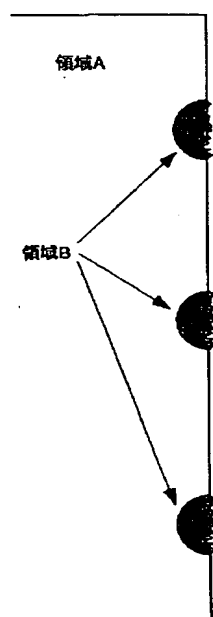
【図8】



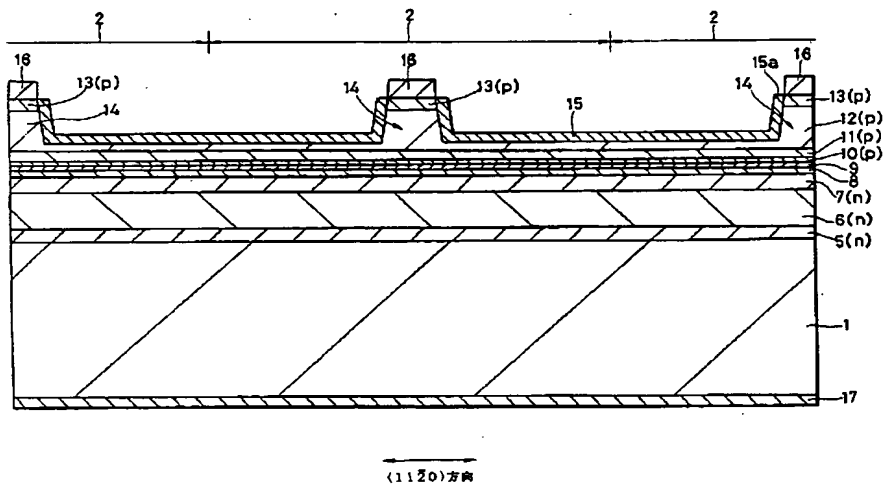
【図9】



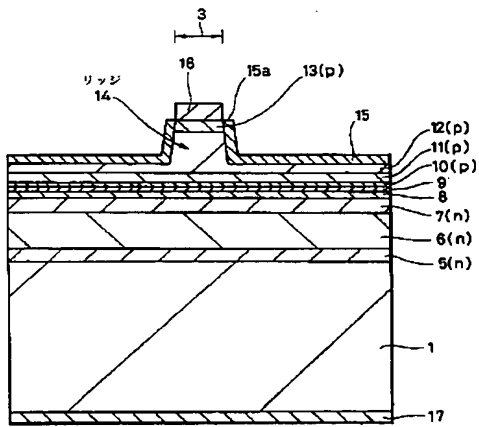
【図13】



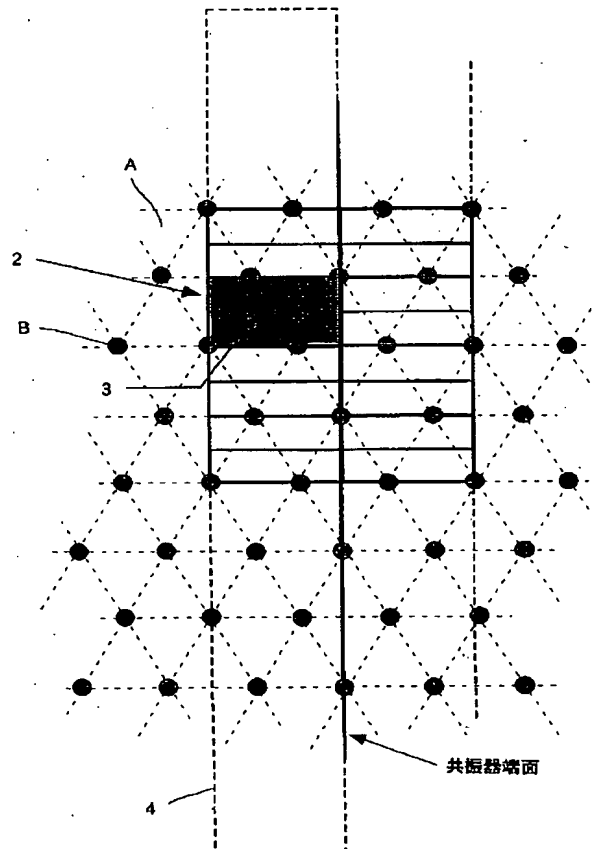
【図10】



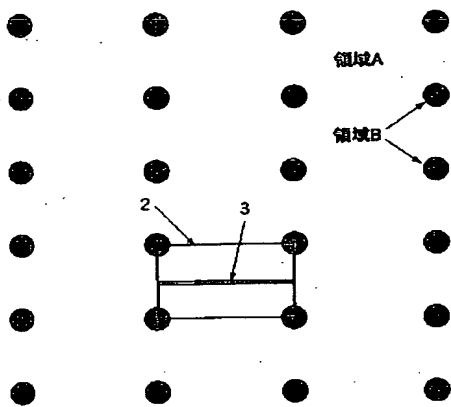
【図11】



【図12】

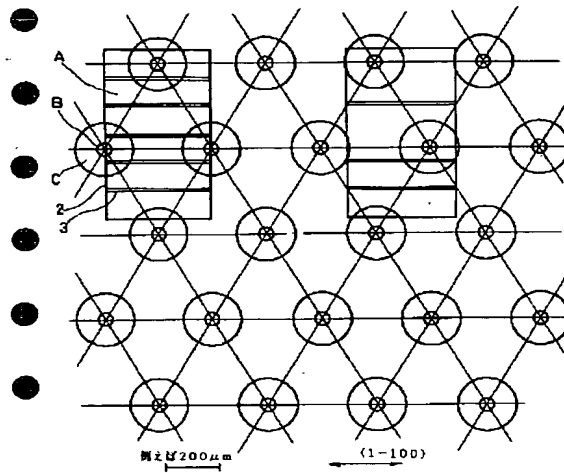


【図14】



$\longleftrightarrow$   
 $\langle 1-100 \rangle$  方向

【図16】

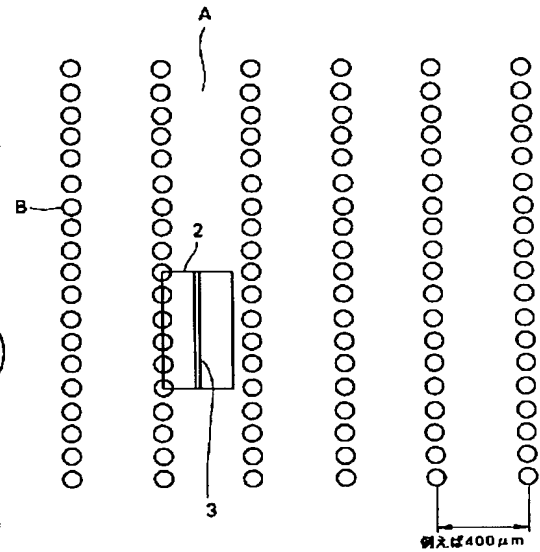
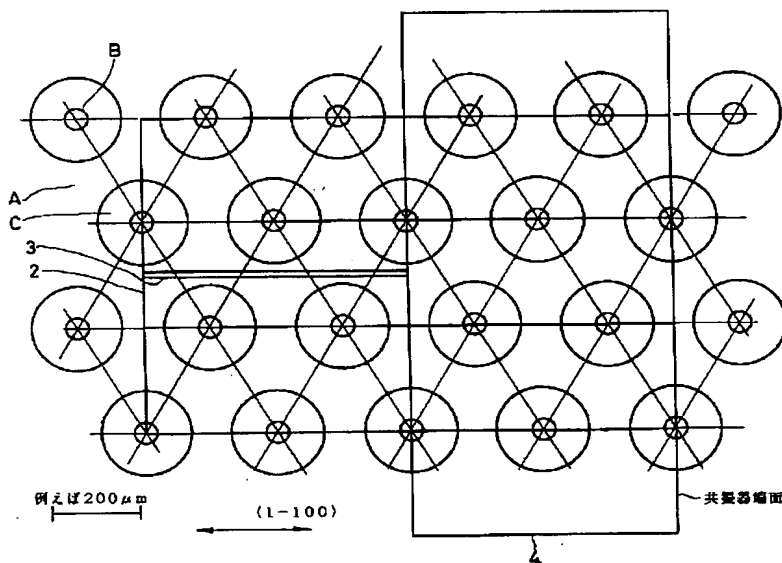


前面面に傾斜Bがある配置 (第1の例)    前面面に傾斜Bがない配置 (第2の例)

【図25】

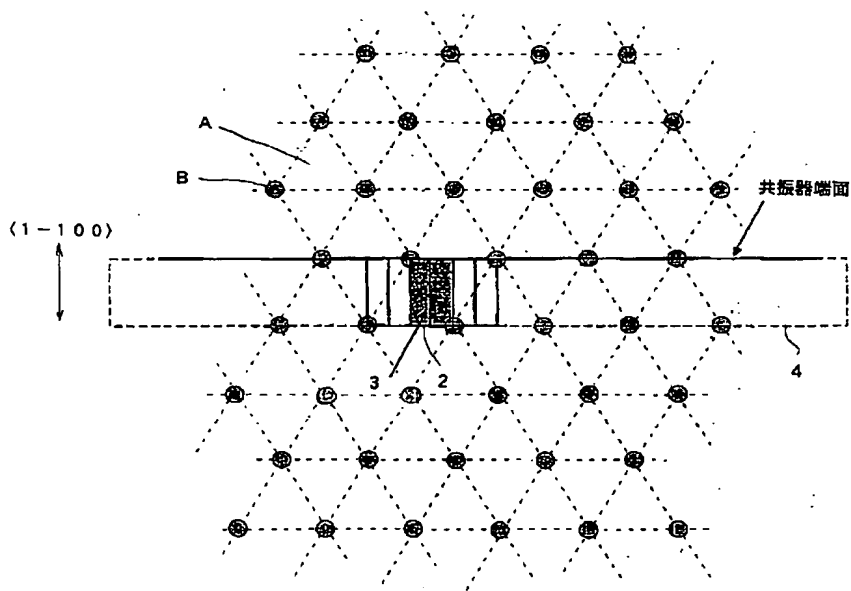
1

【図15】

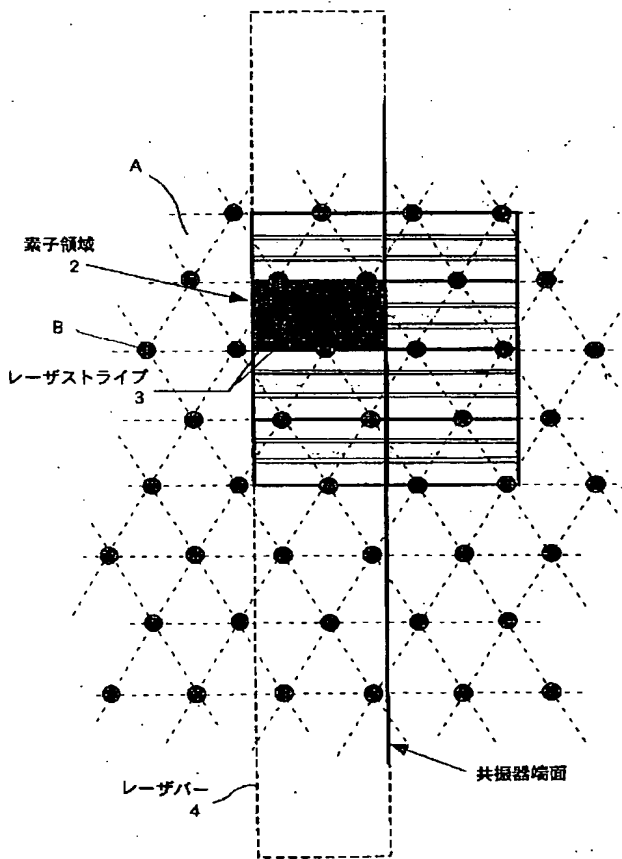




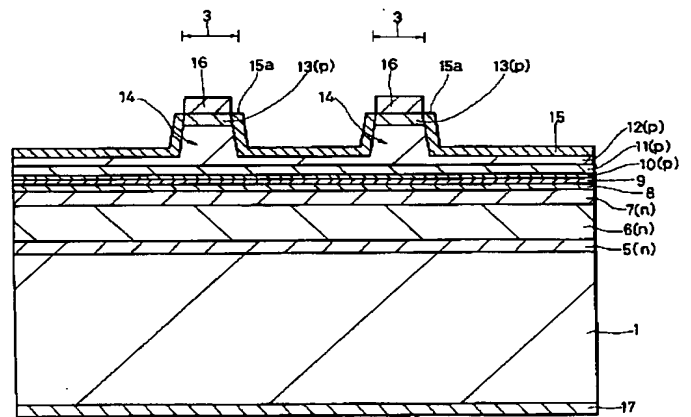
【図 17】



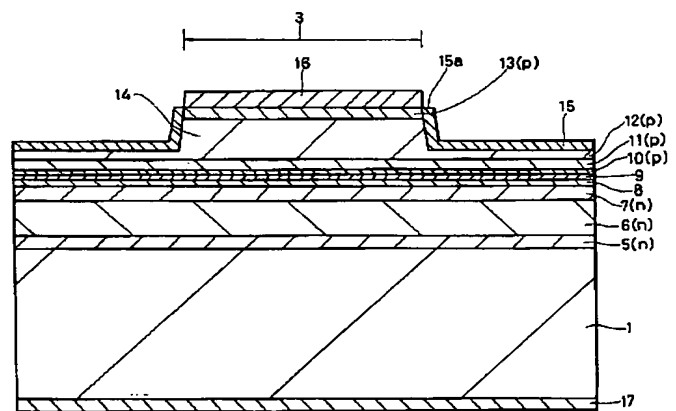
【図 18】



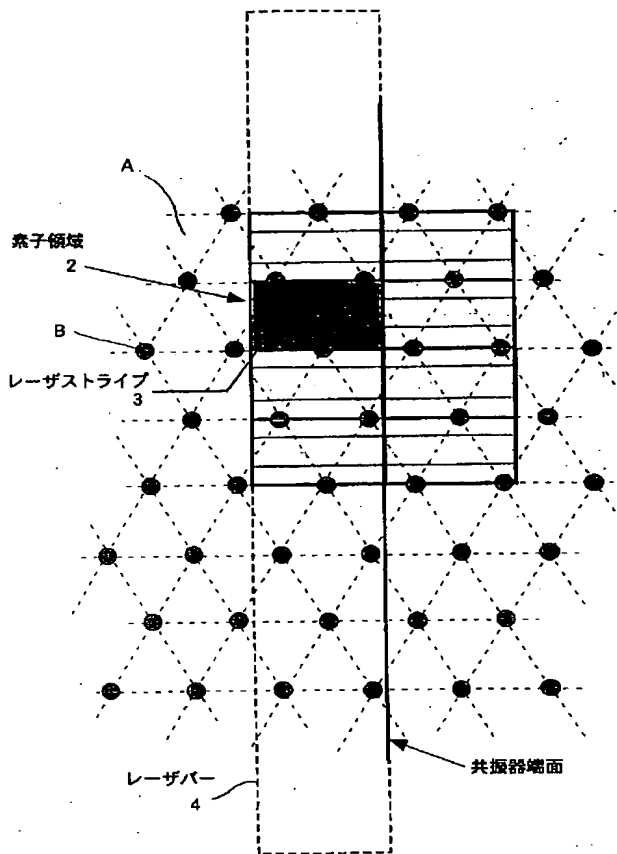
【図 19】



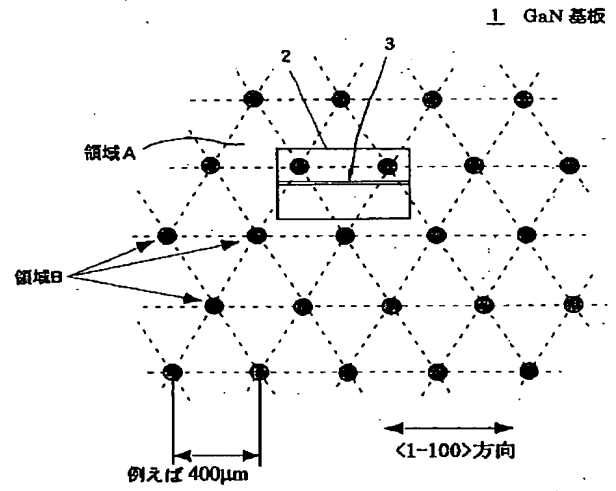
【図 21】



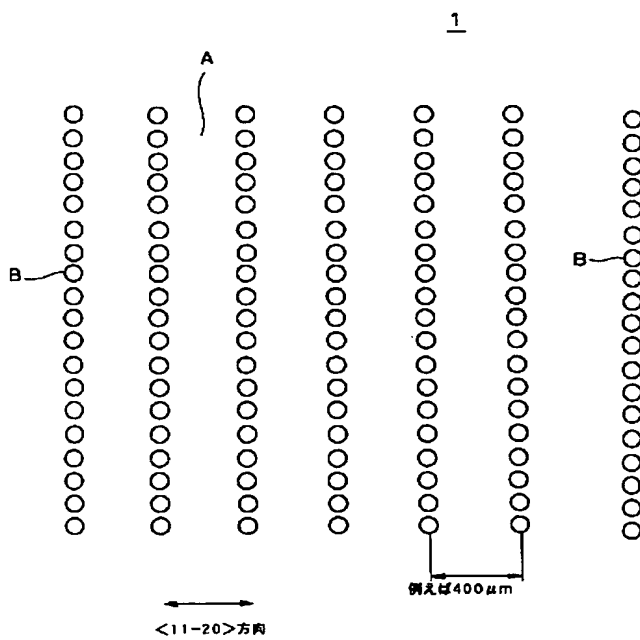
【図 20】



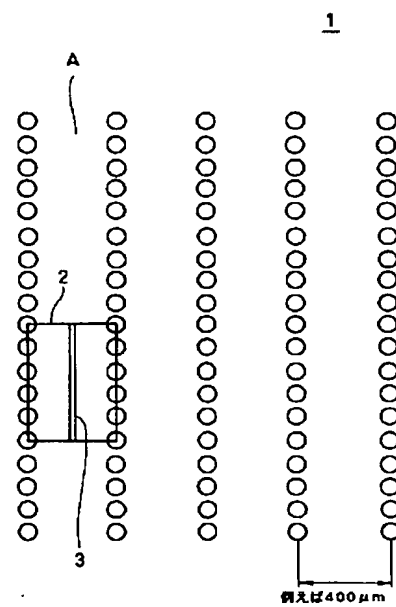
【図 22】



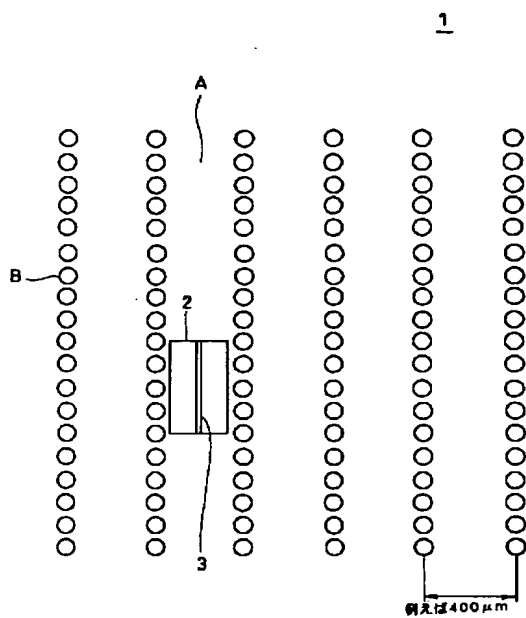
【図 23】



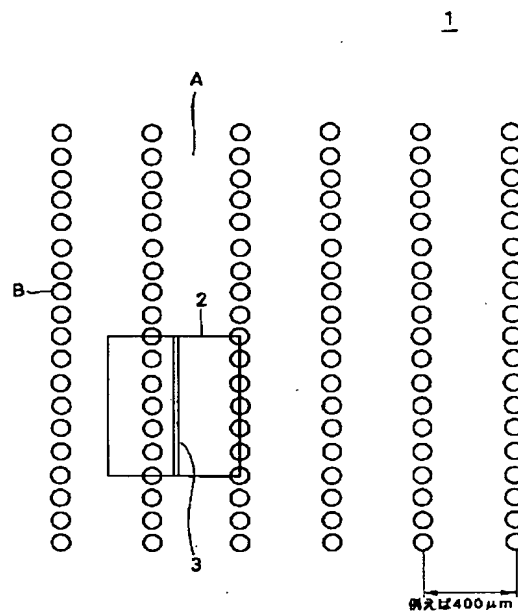
【図 24】



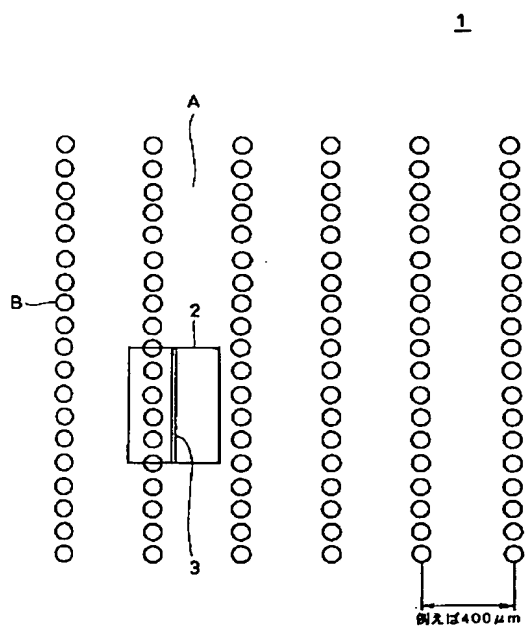
【図 26】



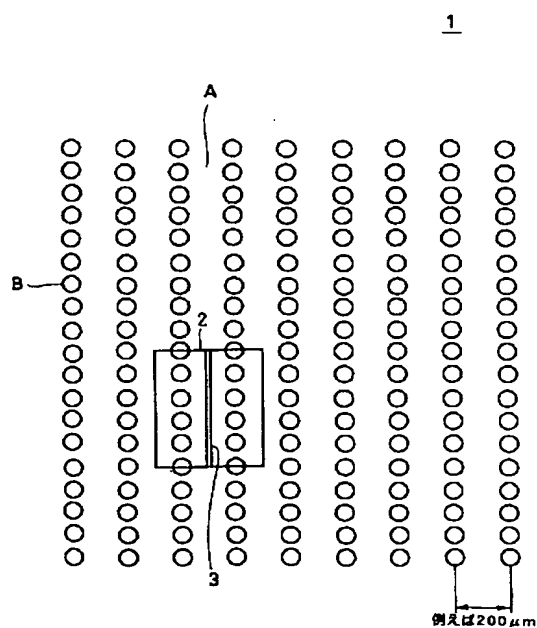
【図 27】



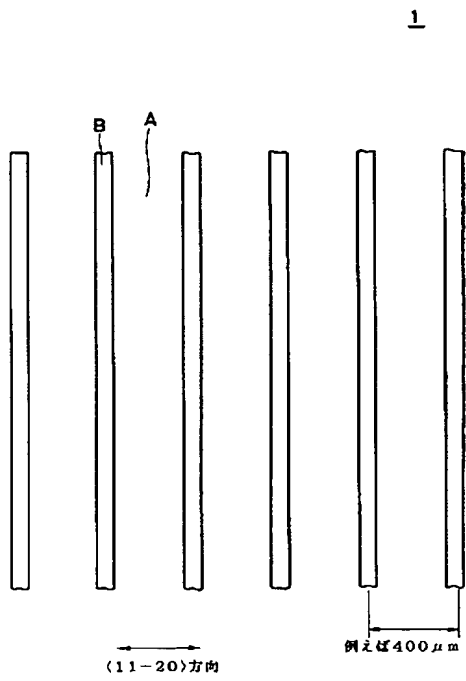
【図 28】



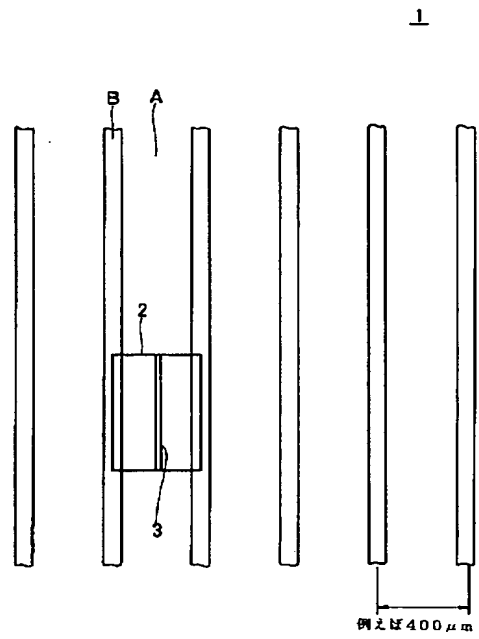
【図 29】



【図30】

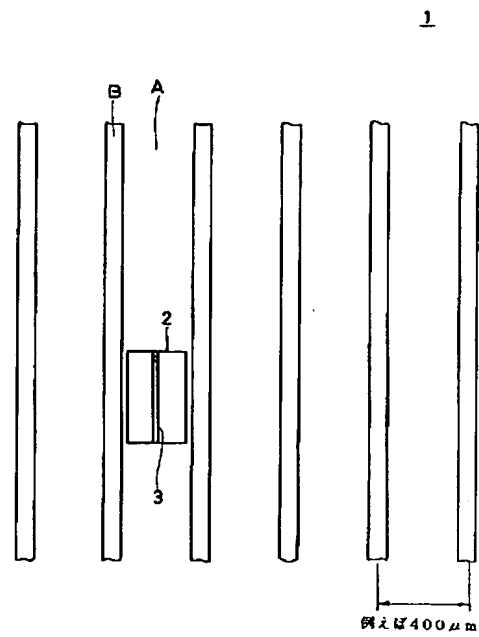
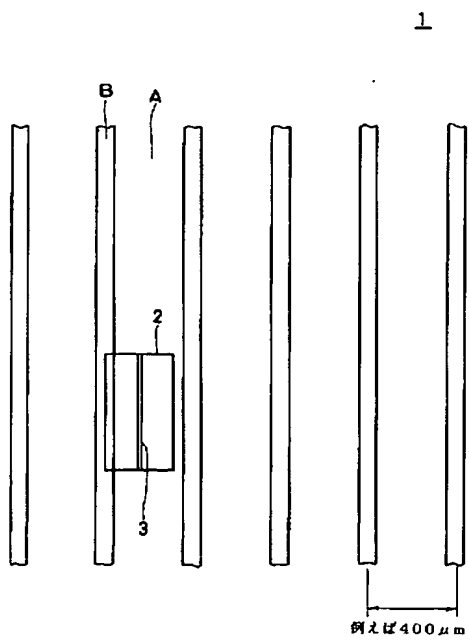


【図31】

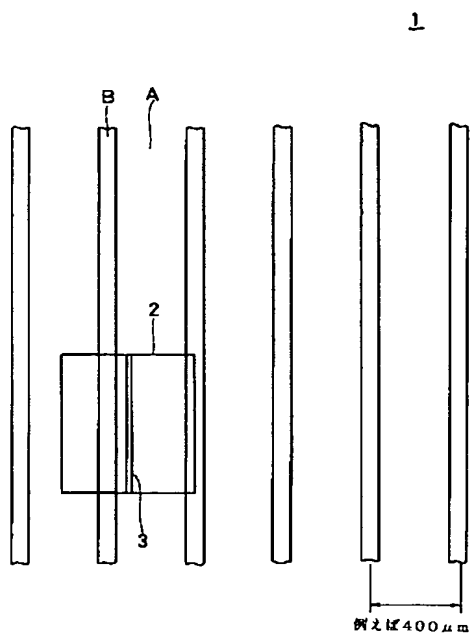


【図33】

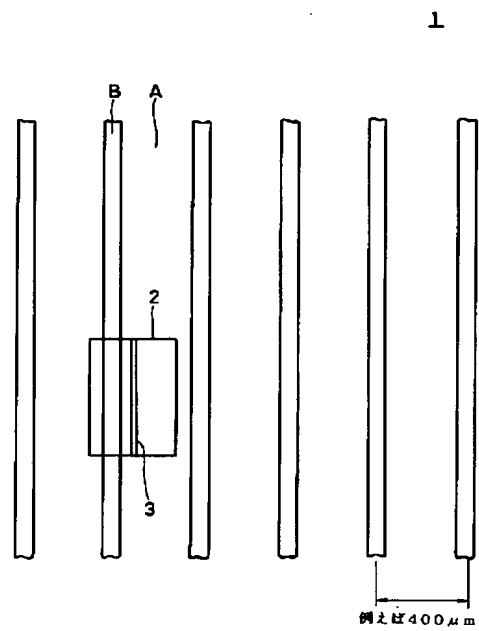
【図32】



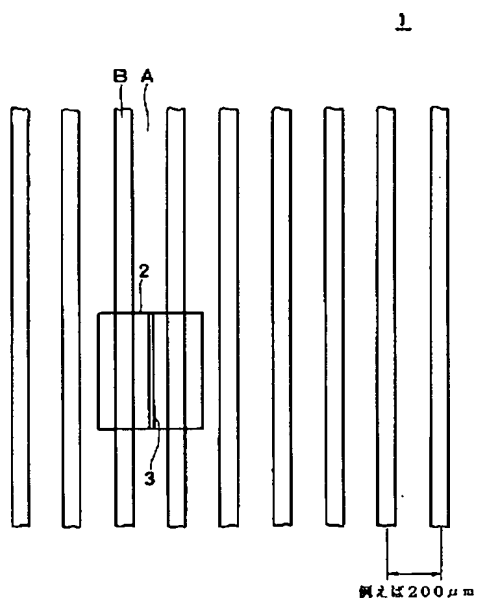
【図34】



【図35】



【図36】



フロントページの続き

(72)発明者 富谷 茂隆  
東京都品川区北品川6丁目7番35号 ソニ  
ー株式会社内

(72)発明者 玉村 好司  
東京都品川区北品川6丁目7番35号 ソニ  
ー株式会社内

(72)発明者 東條 剛  
宮城県白石市白鳥3丁目53番地の2 ソニ  
ー白石セミコンダクタ株式会社内  
(72)発明者 後藤 修  
宮城県白石市白鳥3丁目53番地の2 ソニ  
ー白石セミコンダクタ株式会社内

(72)発明者 元木 健作  
兵庫県伊丹市昆陽北一丁目1番1号 住友  
電気工業株式会社伊丹製作所内  
Fターム(参考) 5F041 AA40 CA23 CA34 CA40 CA65  
CA76  
5F073 AA11 AA13 AA45 AA74 AB05  
CA07 DA05 DA32 DA34 DA35

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

